

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 2 月 6 日
Date of Application:

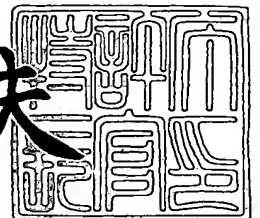
出 願 番 号 特 願 2 0 0 3 - 0 3 0 0 7 5
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 0 3 0 0 7 5]

出 願 人 松 下 電 器 産 業 株 式 会 社
Applicant(s):

2 0 0 4 年 1 月 1 4 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 2022040296

【提出日】 平成15年 2月 6日

【あて先】 特許庁長官殿

【国際特許分類】 H02M 3/28

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 松尾 光洋

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 吉田 幸司

【特許出願人】

【識別番号】 000005821

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100062926

【弁理士】

【氏名又は名称】 東島 隆治

【選任した代理人】

【識別番号】 100113479

【弁理士】

【氏名又は名称】 大平 覺

【手数料の表示】

【予納台帳番号】 031691

【納付金額】 21,000円

【提出物件の目録】

【物件名】	明細書	1
【物件名】	図面	1
【物件名】	要約書	1
【包括委任状番号】	0217288	
【プルーフの要否】	要	

【書類名】 明細書

【発明の名称】 スイッチング電源装置

【特許請求の範囲】

【請求項 1】 直流電源の電圧を分割する複数のコンデンサと、
前記複数のコンデンサに分割された電圧がそれぞれに入力され、出力側が並列接続された複数の DC-DC コンバータと、
前記 DC-DC コンバータの出力電圧を検出して基準電圧との誤差信号を形成する出力電圧誤差検出手段と、
各 DC-DC コンバータにおける入力電圧に対応する電圧を検出して、各 DC-DC コンバータの入力電圧の偏差信号を形成する入力電圧偏差検出手段と、
前記出力電圧誤差検出手段からの誤差信号と前記入力電圧偏差検出手段からの偏差信号とが入力され、前記 DC-DC コンバータの駆動制御を行う制御手段と、
を具備することを特徴とするスイッチング電源装置。

【請求項 2】 入力電圧偏差検出手段は、前記 DC-DC コンバータにおける所定の構成部分に印加される電圧を検出する電圧検出手段と、前記電圧検出手段により検出された各 DC-DC コンバータの入力電圧の偏差を検知する電圧偏差検出手段とを有して構成され、

制御手段は、前記入力電圧偏差検出手段の偏差信号と前記出力電圧誤差検出手段の誤差信号が入力され、各 DC-DC コンバータへの入力電圧バランスを均等にし、入力電圧偏差検出手段の偏差をゼロにするよう、前記スイッチング手段をオンオフ動作させる駆動信号を補正するよう構成されている請求項 1 に記載のスイッチング電源装置。

【請求項 3】 直流電源が接続される入力端子間に直列に接続された N 個（N は 3 以上の整数）のコンデンサと、前記コンデンサのそれぞれに接続された N 個の DC-DC コンバータとを有して構成されたスイッチング電源装置であって、

入力電圧偏差検出手段が各 DC-DC コンバータにおける入力電圧に対応する電圧を検出して平均値を算出し、当該平均値と各 DC-DC コンバータにおける

入力電圧に対応する電圧との偏差を形成し、

制御手段は、前記入力電圧偏差検出手段の偏差信号と前記出力電圧誤差検出手段の誤差信号が入力され、各DC-DCコンバータへの入力電圧バランスを均等にし、入力電圧偏差検出手段の偏差をゼロにするよう、前記スイッチング手段をオンオフ動作させる駆動信号を補正するよう構成されている請求項1に記載のスイッチング電源装置。

【請求項4】 入力電圧偏差検出手段は、トランスに補助巻線を追加して、スイッチング手段がオン状態のときに前記補助巻線に誘起する電圧を検出するよう構成された請求項1乃至3のいずれかに記載のスイッチング電源装置。

【請求項5】 入力電圧偏差検出手段は、トランスの2次巻線に誘起される電圧を検出するよう構成された請求項1乃至3のいずれかに記載のスイッチング電源装置。

【請求項6】 入力電圧偏差検出手段は、出力チョークコイルに印加される電圧を検出するよう構成された請求項1乃至3のいずれかに記載のスイッチング電源装置。

【請求項7】 制御手段は、基準三角波信号を形成する基準三角波信号形成手段と、前記基準三角波信号と出力電圧誤差検出手段の誤差信号とを比較する電圧比較手段とを有して構成されており、入力電圧偏差検出手段における偏差信号を、基準三角波信号もしくは誤差増幅器の誤差信号のいずれかに加算した後、電圧比較をするよう構成された請求項1乃至6のいずれかに記載のスイッチング電源装置。

【請求項8】 DC-DCコンバータは、少なくともスイッチング手段と絶縁トランスと整流手段と平滑コンデンサと出力チョークとを有しており、前記整流手段が、ダイオードで構成された請求項1乃至7のいずれかに記載のスイッチング電源装置。

【請求項9】 DC-DCコンバータは、フォワード形コンバータ、フライバック形コンバータ、ハーフブリッジ形コンバータ、及びフルブリッジ形コンバータのうちのいずれか1種類で構成された請求項1乃至8のいずれかに記載のスイッチング電源装置。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、産業用や民生用の電子機器に直流安定化電圧を供給するスイッチング電源装置に関するものであり、さらに詳しくはDC-DCコンバータにおける制御安定性の改善に関するものである。

【0002】**【従来の技術】**

近年、スイッチング電源装置は電子機器の低価格化・小型化・高性能化・省エネルギー化に伴い、出力の安定性が高く小型で高効率な電源装置が強く求められている。

【0003】

図10は従来のスイッチング電源装置におけるDC-DCコンバータの各種構成例を示す回路図である。図10において、(a)はフォワード形、(b)はフライバック形、(c)はハーフブリッジ形、(d)はフルブリッジ形を示している。図10の(a)に示すフォワード形のDC-DCコンバータにおいて、符号100は入力直流電源であり、入力直流電源100にはトランス102の1次巻線102aと主スイッチング素子101の直列回路が接続されている。トランス102の2次巻線102bには整流ダイオード103、104の直列回路が接続されており、2つの整流ダイオード103、104の接続点には整流チョーク105の一端が接続されている。整流チョーク105の他端には平滑コンデンサ106の一端が接続されている。平滑コンデンサ106の両端は出力端となっており、負荷107が接続される。負荷107に供給される出力電圧は、出力電圧検出回路111により検出され誤差増幅器109に出力される。誤差増幅器109では出力電圧設定用の基準電源110からの基準電圧と出力電圧とを比較し、その誤差信号を増幅して制御回路108へ出力する。制御回路108は誤差信号に基づき主スイッチング素子101のオンオフ制御を行っている。

【0004】

図10の(b)に示すフライバック形DC-DCコンバータにおいて、(a)

に示すフォワード形DC-DCコンバータの構成要素と同じ機能、構成を有するものには同じ符号を付す。図10の(b)に示すフライバック形DC-DCコンバータは、(a)に示すフォワード形DC-DCコンバータにおける整流ダイオード104と整流チョーク105を取り除いた構成である。

【0005】

図10の(c)に示すハーフブリッジ形DC-DCコンバータにおいて、符号120は入力直流電源であり、2つのコンデンサ121, 122の直列回路が入力直流電源120に接続されている。また、2つの主スイッチング素子123, 124の直列回路がコンデンサ121, 122の直列回路と並列に接続されている。ここでは主スイッチング素子123, 124はMOSFETで例示してある。トランス125の1次巻線125aは、2つのコンデンサ121, 122の接続点と2つの主スイッチング素子123, 124の接続点との間に接続されている。トランス125は第1の2次巻線125bと第2の2次巻線125cとを有しており、整流用スイッチング素子126, 127に接続されている。第1の2次巻線125bと第2の2次巻線125cとの接続点には出力チョーク128の一端が接続されており、出力チョーク128の他端には平滑コンデンサ129が接続されている。平滑コンデンサ129の両端は出力端となっており、負荷130が接続される。負荷130に供給される出力電圧は、出力電圧検出回路134により検出され誤差増幅器132に出力される。誤差増幅器132では出力電圧設定用の基準電源133からの基準電圧と出力電圧とを比較し、その誤差信号を増幅して制御回路131へ出力する。制御回路131は誤差信号に基づき主スイッチング素子123, 124のオンオフ制御を行っている。

【0006】

図10の(d)に示すフルブリッジ形DC-DCコンバータにおいて、(c)に示すハーフブリッジ形DC-DCコンバータの構成要素と同じ機能、構成を有するものには同じ符号を付す。図10の(d)に示すフルブリッジ形DC-DCコンバータは、(c)に示すハーフブリッジ形DC-DCコンバータにおけるコンデンサ121, 122に変えて、制御回路131によりオンオフ制御される主スイッチング素子135, 136を設けている。主スイッチング素子135, 1

36をON、OFF動作させることにより、トランス125の1次巻線125aに高周波電圧が発生し、2次巻線125b, 125cには1次と2次の巻数比に応じた高周波電圧が発生し、整流用スイッチング素子126, 127と出力平滑回路128, 129のリアクトルとコンデンサで直流に平滑して、負荷130に直流電圧を供給している。また、出力直流電圧は出力電圧検出回路134により検出されて誤差増幅器132の一方に入力される。誤差増幅器132の他方には基準電源133からの基準電圧が入力され、誤差増幅器132において出力直流電圧と基準電圧が比較される。その比較結果に応じたPWMパルスがパルス発生器である制御回路131から各主スイッチング素子に供給されて、各主スイッチング素子はオンオフ駆動される。これにより、負荷130には安定した直流電圧が供給されるよう構成される。

【0007】

従来のスイッチング電源装置において、大容量化を図るために、または回路部品の小型化、軽量化を図るために、複数のスイッチング電源装置を直列に接続する方法が用いられている。具体的には、大規模集積回路(LSI)やマイクロプロセッサ(MPU)のような半導体素子の微細パターン化が進むなかで、半導体素子を動作させるための電源の低電圧化、大電流化が図られている。特に、入力電圧間の降圧比の大きい場合、例えば、入力電圧が48Vで出力電圧が1.2Vの場合には、トランスの巻数比が必然的に増加する。また、このような構成のスイッチング電源装置においては、出力電流量が増大すると、トランスの巻線部における損失も増加するため、スイッチング電源装置の効率が悪化するだけでなく、装置の大型化にもつながっていた。

【0008】

複数のスイッチング電源装置であるDC-DCコンバータを直列に接続する場合には、入力直流電圧を複数のコンデンサにより分割し、分割された各電圧を電源として、それぞれにDC-DCコンバータが接続されている。これらのDC-DCコンバータを制御回路から与えられるPWM信号によってオンオフ制御することにより、並列接続された出力側において所望の直流電圧が形成されている。複数のスイッチング電源回路を直列に接続した従来例を図11の(a)と(b)

に示す。図11の(a)と(b)は、複数のスイッチング電源回路であるDC-DCコンバータを入力側で直列に接続して構成した従来のスイッチング電源装置の回路例である。図11において、フォワード方式及びフライバック方式で構成されるスイッチング電源装置を(a)の略図回路で図示し、ハーフブリッジ及びフルブリッジ方式で構成されるスイッチング電源装置を(b)の略図回路で図示する。

【0009】

図11の(a)と(b)において、入力直流電源201の入力直流電圧は、2つの分圧コンデンサ202, 203により分割され、分割された各直流電圧は2つのDC-DCコンバータ204, 205のそれぞれに入力される。DC-DCコンバータ204, 205からの出力は平滑コンデンサ206により平滑化され、負荷207に供給されている。上記のように、入力直流電圧は、コンデンサ202, 203によって分圧され、それぞれを電源として、DC-DCコンバータ204, 205に入力されている。そして、出力側が並列接続されたDC-DCコンバータは、負荷207に対して所望の出力電圧を供給するよう構成されている。

しかしながら、図11の(a)と(b)に示すように構成された従来のスイッチング電源装置においては、実際には、回路定数や主スイッチング素子における動作にズレが生じるため、各々のDC-DCコンバータにおいて、各DC-DCコンバータへの入力電圧のバランスが崩れて負荷不平衡が発生する場合があった。このような負荷不平衡が大きくなると主スイッチング素子の使用条件に対して悪影響を与え、装置としての機能が果たせない場合があった。したがって、このような問題が生じることのない、安定した動作を行うスイッチング電源装置を提供することがこの分野における課題であった。

【0010】

このような課題に対する発明として、下記特許文献1においては、複数の高周波インバータ回路の入力側を直列に接続したスイッチングレギュレータ電源装置が開示されている。このスイッチングレギュレータ電源装置においては、2石のスイッチング素子の破壊を防止することを目的として、印加電圧をバランスさせ

るために、それぞれの高周波インバータ回路を逆位相で動作させ、出力側のチョークコイルを共通化することにより、それぞれの高周波インバータ回路におけるインピーダンスの差を無くしている。

また、下記特許文献2においては、複数のDC-DCコンバータのそれぞれの入力側に接続されているコンデンサが分担すべき電圧目標値を定めており、かつ各コンデンサの印加電圧を検出して、両者の偏差をゼロにするよう制御する方法が開示されている。

【0011】

【特許文献1】

特開昭62-138061号公報（第2-3頁、第1図）

【特許文献2】

特公平4-1589号公報（第4-5頁、第1図）

【0012】

【発明が解決しようとする課題】

しかしながら、特許文献1では、チョークコイル以外の高周波インバータ回路において、定数のばらつきが生じると、負荷分担に差が生じるため、電源装置として動作が不安定になる恐れがあった。

また、高電圧を入力とする特許文献1のスイッチングレギュレータ電源装置においては、各高周波インバータ回路の電圧バランスをとることにより、スイッチング回路である高周波インバータ回路を構成する半導体素子の耐圧オーバーによる素子破壊を防止している。しかし、特許文献1の構成の場合、電圧目標値の設定には、抵抗によって入力電圧を分割する必要があるため、電圧検出に際して電力ロスが発生し、効率の低下を招いていた。

特許文献2のDC-DCコンバータの直列運転方式においては、コンデンサが分担すべき電圧値となるよう調整されているが、各DC-DCコンバータにおける構成部品の特性にばらつきがあるため、各回路の出力状態に不平衡が生じていた。

【0013】

本発明は、上記の従来装置における問題を解決するものであり、複数のDC

—DCコンバータの入力側を直列に接続して、各々のDC—DCコンバータの入力電圧を均等にし、安価でかつ電力ロスの少ない回路部品によって負荷分担を均等化することを目的とする。

【0014】

【課題を解決するための手段】

本発明に係る請求項1に記載の発明は、直流電源の電圧を分割する複数のコンデンサと、

前記複数のコンデンサに分割された電圧がそれぞれに入力され、出力側が並列接続された複数のDC—DCコンバータと、

前記DC—DCコンバータの出力電圧を検出して基準電圧との誤差信号を形成する出力電圧誤差検出手段と、

各DC—DCコンバータにおける入力電圧に対応する電圧を検出して、各DC—DCコンバータの入力電圧の偏差信号を形成する入力電圧偏差検出手段と、

前記出力電圧誤差検出手段からの誤差信号と前記入力電圧偏差検出手段からの偏差信号とが入力され、前記DC—DCコンバータの駆動制御を行う制御手段と

、
を具備することを特徴とするスイッチング電源装置である。

請求項1の発明では、各々のコンデンサで直流電源の電圧を正確かつ均等に分圧して各々のDC—DCコンバータに印加するよう構成されており、分割された電圧を間接的に検出して、各DC—DCコンバータの入力電圧をモニターすることにより、各DC—DCコンバータの入力電圧のバランスが崩れることによる負荷電流の不均衡を防止して、制御が不安定になるのを防止している。また、本発明は請求項1の構成を有することにより、各々のDC—DCコンバータの入力電圧を低減できるためトランスにおける1次巻線の巻数比の低減、さらにはスイッチング手段として用いられるスイッチング素子の耐圧を下げる事が可能となる。本発明の請求項1の構成は、入出力間で降圧の大きいスイッチング電源装置において、トランスの巻数を少なくすることができるため、大電流出力が必要な装置及び、形状やスペースに制約のある小型の装置においては、有効な回路構成となる。

【0015】

本発明に係る請求項2に記載の発明は、請求項1のスイッチング電源装置において、入力電圧偏差検出手段が、前記DC-DCコンバータにおける所定の構成部分に印加される電圧を検出する電圧検出手段と、前記電圧検出手段により検出された各DC-DCコンバータの入力電圧の偏差を検知する電圧偏差検出手段とを有して構成され、

制御手段が、前記入力電圧偏差検出手段の偏差信号と前記出力電圧誤差検出手段の誤差信号が入力され、各DC-DCコンバータへの入力電圧バランスを均等にし、入力電圧偏差検出手段の偏差をゼロにするよう、前記スイッチング手段をオンオフ動作させる駆動信号を補正するよう構成されている。請求項2の発明では、分割された直流電源の電圧を間接的に検出して、各DC-DCコンバータの入力電圧をモニターすることにより、各DC-DCコンバータの入力電圧のバランスが崩れることによる負荷電流の不均衡を防止して、制御が不安定になるのを防止している。

【0016】

本発明に係る請求項3に記載の発明は、請求項1のスイッチング電源装置において、直流電源が接続される入力端子間に直列に接続されたN個（Nは3以上の整数）のコンデンサと、前記コンデンサのそれぞれに接続されたN個のDC-DCコンバータとを有して構成されたスイッチング電源装置であって、

入力電圧偏差検出手段が各DC-DCコンバータにおける入力電圧に対応する電圧を検出して平均値を算出し、当該平均値と各DC-DCコンバータにおける入力電圧に対応する電圧との偏差を形成し、

制御手段は、前記入力電圧偏差検出手段の偏差信号と前記出力電圧誤差検出手段の誤差信号が入力され、各DC-DCコンバータへの入力電圧バランスを均等にし、入力電圧偏差検出手段の偏差をゼロにするよう、前記スイッチング手段をオンオフ動作させる駆動信号を補正するよう構成されている。請求項3の発明では、3個以上のDC-DCコンバータを入力側で直列に接続した構成であり、各DC-DCコンバータにおける偏差を確実に求めて、各DC-DCコンバータの入力電圧のバランスが崩れることによる負荷電流の不均衡を防止して、制御が不

安定になるのを防止している。

【0017】

本発明に係る請求項4に記載の発明は、請求項1乃至3のいずれかのスイッチング電源装置において、入力電圧偏差検出手段が、トランスに補助巻線を追加して、スイッチング手段がオン状態のときに前記補助巻線に誘起する電圧を検出するように構成されている。請求項4の発明では、トランスに補助巻線を追加することで、トランスの1次巻線に印加される電圧を検出して、各々のDC-DCコンバータにおける入力電圧を検出できる。これによって、請求項4の発明のスイッチング電源装置は、直列に接続されたDC-DCコンバータにおける各DC-DCコンバータの入力電圧のバランスが崩れることによる負荷電流の不平衡を防止して、安定な回路動作を維持することが可能である。

【0018】

本発明に係る請求項5に記載の発明は、請求項1乃至3のいずれかのスイッチング電源装置において、入力電圧偏差検出手段は、トランスの2次巻線に誘起される電圧を検出するように構成されている。請求項5の発明のスイッチング電源装置においては、トランスの2次巻線に誘起される電圧の振幅値から、各々のDC-DCコンバータにおける入力電圧を検出して、それぞれの偏差を算出し、電圧バランスをとって各DC-DCコンバータの入力電圧のバランスが崩れることによる負荷電流の不平衡を防止することが可能となる。

【0019】

本発明に係る請求項6に記載の発明は、請求項1乃至3のいずれかのスイッチング電源装置において、入力電圧偏差検出手段が、出力チョークコイルに印加される電圧を検出するように構成されている。請求項6の発明は、DC-DCコンバータの出力チョークコイルに誘起される電圧を検出することにより、各々のDC-DCコンバータに入力される電圧を間接的に検出することができる。そして、この検出された電圧を用いてスイッチング手段をオンオフさせる駆動信号を制御することが可能となる。

【0020】

本発明に係る請求項7に記載の発明は、請求項1乃至6のいずれかのスイッチ

ング電源装置において、制御手段が、基準三角波信号を形成する基準三角波信号形成手段と、前記基準三角波信号と出力電圧誤差検出手段の誤差信号とを比較する電圧比較手段とを有して構成されており、入力電圧偏差検出手段における偏差信号を、基準三角波信号もしくは誤差増幅器の誤差信号のいずれかに加算した後、電圧比較をするよう構成されている。

【0021】

本発明に係る請求項8に記載の発明は、請求項1乃至7のいずれかのスイッチング電源装置において、DC-DCコンバータが、少なくともスイッチング手段と絶縁トランスと整流手段と平滑コンデンサと出力チョークとを有しており、前記整流手段が、ダイオードで構成されている。

【0022】

本発明に係る請求項9に記載の発明は、請求項1乃至8のいずれかのスイッチング電源装置において、DC-DCコンバータが、フォワード形コンバータ、フライバック形コンバータ、ハーフブリッジ形コンバータ、及びフルブリッジ形コンバータのうちのいずれか1種類で構成されている。請求項9に記載の発明は、絶縁型コンバータとして知られているフォワード形コンバータ、フライバック形コンバータ、ハーフブリッジ形コンバータ、フルブリッジ形コンバータのうちのいずれか1種類の回路で構成されているため、絶縁型トランスを用いるために絶縁トランスに誘起される電圧を検出して容易に入力電圧を検出することができ、確実な制御が容易となる。

【0023】

【発明の実施の形態】

以下、本発明に係るスイッチング電源装置の好適な実施の形態について添付の図面を参照して説明する。

【0024】

《実施の形態1》

図1は本発明に係る実施の形態1のスイッチング電源装置の構成を示す回路図である。図1に示す実施の形態1のスイッチング電源装置は、2組のハーフブリッジ形DC-DCコンバータ（以下、ハーフブリッジコンバータと略称）350

、360の入力側を直列に接続し、出力側を並列に接続して構成されている。すなわち、実施の形態1のスイッチング電源装置においては、2つのコンデンサ302、303を直列に接続して直流電源301の電圧を分割し、分割された各電圧が第1のハーフブリッジコンバータ350と第2のハーフブリッジコンバータ360に印加されている。特に、2組のDC-DCコンバータがハーフブリッジ方式の場合、コンデンサ302、303を省略することが可能である。なぜなら、ハーフブリッジ方式の場合、回路構成上、コンデンサ304、305、312、313を備えて、電圧を分割するからである。

【0025】

第1のハーフブリッジコンバータ350において、2つのコンデンサ304、305の直列回路がコンデンサ302に並列に接続されている。また、第1及び第2のスイッチング素子306、307の直列回路がコンデンサ304、305の直列回路と並列に接続されている。ここでは第1及び第2のスイッチング素子306、307がMOSFETで例示してある。第1のトランス308の1次巻線308aは、2つのコンデンサ304、305の接続点と第1及び第2のスイッチング素子306、307の接続点との間に接続されている。第1のトランス308は、1次巻線308aと第1の2次巻線308bと第2の2次巻線308cと補助巻線308dとを有している。第1のトランス308の第1の2次巻線308bと第2の2次巻線308cは、整流用スイッチング手段である第5及び第6のスイッチング素子309、310に接続されている。第1の2次巻線308bと第2の2次巻線308cとの接続点には出力チョーク311の一端が接続されており、出力チョーク311の他端には平滑コンデンサ320が接続されている。平滑コンデンサ320の両端は出力端となり、負荷321が接続されている。負荷321に供給される出力電圧は、出力電圧検出手段である出力電圧検出回路351により検出され、誤差増幅器322に出力される。誤差増幅器322では出力電圧設定用の基準電源323からの基準電圧と出力電圧とが比較され、その誤差信号を増幅して制御手段である制御回路324へ出力する。

【0026】

第2のハーフブリッジコンバータ360において、2つのコンデンサ312、

313の直列回路がコンデンサ303に並列に接続されている。また、第3及び第4のスイッチング素子314、315の直列回路がコンデンサ312、313の直列回路と並列に接続されている。ここでは第3及び第4のスイッチング素子314、315はMOSFETで例示してある。第2のトランス316の1次巻線316aは、2つのコンデンサ312、313の接続点と第3及び第4のスイッチング素子314、315の接続点との間に接続されている。第2のトランス316は1次巻線316aと第1の2次巻線316bと第2の2次巻線316cと補助巻線316dとを有している。第2のトランス316の第1の2次巻線316bと第2の2次巻線316cは、整流用スイッチング手段である第7及び第8のスイッチング素子317、318に接続されている。第1の2次巻線316bと第2の2次巻線316cとの接続点には出力チョーク319の一端が接続されており、出力チョーク319の他端には平滑コンデンサ320が接続されている。

以上のように、第1のハーフブリッジコンバータ350と第2のハーフブリッジコンバータ360においては、平滑コンデンサ320が共有されている。すなわち、第1のハーフブリッジコンバータ350と第2のハーフブリッジコンバータ360の各出力端は、並列に接続されて、負荷321に直流電力を供給するよう構成されている。

【0027】

第1のトランス308の補助巻線308dに生じる電圧は、電圧検出手段である第1の電圧検出回路325により検出され、電圧偏差検出手段である電圧偏差検出回路327に inputs される。また、第2のトランス316の補助巻線316dに生じる電圧は、電圧検出手段である第2の電圧検出回路326により検出され、電圧偏差検出回路327に inputs される。電圧偏差検出回路327においては、第1の電圧検出回路325による検出電圧と第2の電圧検出回路326による検出電圧とを比較して、その結果を電圧信号補正回路328を介して制御回路324に出力する。

制御回路324は、誤差増幅器322からの増幅された誤差信号と、第1の電圧検出回路325の出力電圧と第2の電圧検出回路326の出力電圧とを比較し

た結果を示す電圧信号である偏差信号が入力され、これらの信号に基づきスイッチング素子 306, 307, 309, 310, 314, 315, 317, 318 のオンオフ制御を行う。

【0028】

出力電圧を設定するにあたり出力電圧を検出する出力電圧検出回路 351、及び出力電圧設定用基準電源 323、出力電圧と出力電圧設定用基準電源 323 の基準電圧との偏差を求める誤差増幅器 322、及びこの誤差増幅器 322 からの誤差信号を制御回路 324 の内部に取り込んで各スイッチング素子をオンオフ駆動する駆動信号を補正する制御信号補正手段については、従来からの公知技術によって実現されるものである。

【0029】

図 2 は、実施の形態 1 のスイッチング電源装置における動作波形を示したものである。図 2 において、(a) は第 1 のスイッチング素子 306 の駆動信号、(b) は第 2 のスイッチング素子 307 の駆動信号、(c) は第 3 のスイッチング素子 314 の駆動信号、(d) は第 4 のスイッチング素子 315 の駆動信号、(e) は第 1 のトランス 308 の 1 次巻線 308a に印加される電圧波形、(f) は第 2 のトランス 316 の 1 次巻線 316a に印加される電圧波形である。図 2 において、(g) の実線は、第 5 のスイッチング素子 309 のゲート端子に入力される駆動信号（ゲート駆動信号）であり、破線は第 5 のスイッチング素子 309 の両端に印加される電圧波形、(h) の実線は、第 6 のスイッチング素子 310 のゲート端子に入力される駆動信号（ゲート駆動信号）であり、破線は第 6 のスイッチング素子 310 の両端に印加される電圧波形、(i) の実線は、第 7 のスイッチング素子 317 のゲート端子に入力される駆動信号（ゲート駆動信号）、破線は第 7 のスイッチング素子 317 の両端に印加される電圧波形、(j) の実線は、第 8 のスイッチング素子 318 のゲート端子に入力される駆動信号（ゲート駆動信号）、破線は第 8 のスイッチング素子 318 の両端に印加される電圧波形である。

【0030】

以下、図 2 に示す時刻 t 0 から時刻 t 8 までの回路動作を時間を区分して説明

する。

【0031】

<時間区分 $t_0 \sim t_1$ >

図2の(a)に示されるゲート駆動信号が第1のスイッチング素子306に印加されると、第1のスイッチング素子306は、時刻 t_0 においてターンオンする。これにより、第1のトランス308の1次巻線308aの両端には直流電源301の入力電圧 V_{in} [V] の4分の1に相当する $(V_{in}/4)$ [V] の電圧が印加される。 $(V_{in}/4)$ [V] という電圧は、コンデンサ304, 305, 312, 313によって決定される。このとき、図2の(g)に示されるように、第5のスイッチング素子309はゲート駆動信号により、すでにオフ状態にあるため、第1のトランス308の1次巻線308aの巻数を N_p 、第1の2次巻線308bの巻数を N_s とすると、第1のトランス308の第1の2次巻線308bには、 $2(V_{in}/4) \cdot (N_s/N_p)$ [V] の振幅値を有する矩形波電圧が印加される。なお、第2の2次巻線308cの巻数も N_s である。

【0032】

<時間区分 $t_1 \sim t_2$ >

時刻 t_1 において、図2の(a)の示されるゲート駆動信号が第1のスイッチング素子306に印加されると、第1のスイッチング素子306がターンオフする。これにより、第1のトランス308の1次巻線308aの両端電圧は、0 [V] に垂下する。このとき、第2のトランス316の1次巻線316aの両端電圧は0 [V] のままである。また、第2のトランス316の第1の2次巻線316bの両端に印加される電圧は、第1のスイッチング素子306がターンオフすることにより、0 [V] に垂下する。また、時刻 t_1 のにおいて、図2の(i)に示されるゲート駆動信号によって、第7のスイッチング素子317はターンオフする。

【0033】

<時間区分 $t_2 \sim t_3$ >

時刻 t_2 において、図2の(c)に示されるゲート駆動信号によって、第3のスイッチング素子314がターンオンし、図2の(g)に示されるゲート駆動信

号によって、第5のスイッチング素子309がターンオンする。これによって、第2のトランス316の1次巻線316aの両端には、 $(V_{in}/4)$ [V] の振幅を有する電圧が印加される。このとき、第7のスイッチング素子317はすでにオフ状態となっているため、第7のスイッチング素子317には、 $2(V_{in}/4) \cdot (N_s/N_p)$ [V] の振幅値を有する矩形波電圧が印加される。

【0034】

<時間区分 t3～t4>

時刻 t3 において、図2の(c)に示されるゲート駆動信号によって、第3のスイッチング素子314がターンオフし、図2の(h)に示されるゲート駆動信号によって、第6のスイッチング素子310がターンオフする。このとき、第2のトランス316の1次巻線316aの両端に印加される電圧は0 [V] に垂下する。同様に、第2のトランス316の第1の2次巻線316bの両端電圧は0 [V] となる。

【0035】

<時間区分 t4～t5>

図2の(b)及び(i)に示される各ゲート駆動信号によって、時刻 t4 において、第2のスイッチング素子307及び第7のスイッチング素子317がターンオンする。これにより、第1のトランス308の1次巻線308aの両端には、 $-(V_{in}/4)$ [V] の振幅値を有する電圧が印加される。このとき、第6のスイッチング素子310は、すでにオフ状態であるため、第1のトランス308の第2の2次巻線308cには、 $2(V_{in}/4) \cdot (N_s/N_p)$ [V] の振幅値を有する矩形波電圧が印加される。

【0036】

<時間区分 t5～t6>

図2の(b)及び(j)に示される各ゲート駆動信号によって、時刻 t5 において、第2のスイッチング素子307及び第8のスイッチング素子318がターンオフする。これにより、第1のトランス308の1次巻線308aには、 $(V_{in}/4)$ [V] の振幅値を有する電圧が誘起される。また、第2のスイッチング素子307がターンオフすることにより、第1のトランス308の1次巻線3

08aの両端電圧が0 [V] になるため、第2の2次巻線308cの両端電圧は0 [V] となる。

また、時刻t5において、第8のスイッチング素子318がターンオフする。

【0037】

<時間区分t6～t7>

図2の(d)及び(h)に示される各ゲート駆動信号によって、時刻t6において、第6のスイッチング素子310及び第4のスイッチング素子315がターンオンする。これにより、第2のトランス316の1次巻線316aには $-(V_{in}/4)$ [V] の電圧が印加される。また、第2のトランス316の第2の2次巻線316cには、 $2(V_{in}/4) \cdot (N_s/N_p)$ [V] の振幅値を有する矩形波電圧が印加される。

【0038】

<時間区分t7～t8>

図2の(d)及び(g)に示される各ゲート駆動信号によって、時刻t7において、第5のスイッチング素子309及び第4のスイッチング素子315がターンオフする。これにより、第2のトランス316の1次巻線316aの両端電圧は0 [V] になる。このとき、第8のスイッチング素子318はターンオフしているため、第2のトランス316の第2の2次巻線316cの両端電圧は0 [V] となる。

【0039】

上記のように実施の形態1のスイッチング電源装置における第1及び第2のハーフブリッジコンバータ350, 360は動作する。第1及び第2のハーフブリッジコンバータ350, 360を構成する部品の特性にばらつきがある場合や、電源起動時における過渡的な状態においては、入力電圧を分割するコンデンサ302, 303に接続される各ハーフブリッジコンバータ350, 360への入力電圧に不平衡が生じる。従来のスイッチング電源装置においては、各ハーフブリッジコンバータ350, 360への入力電圧の実際値を検出することにより、出力電圧の不平衡を防止していた。本発明に係る実施の形態1においては、各トランス306, 316に印加される電圧を間接的に検出して、各ハーフブリッジコ

ンバータ 350, 360 への入力電圧に比例した電圧値を検出することによって、出力電圧の不平衡を是正している。

【0040】

実施の形態 1 のスイッチング電源装置における各ハーフブリッジコンバータ 350, 360 への入力電圧の不平衡の是正方法について説明する。

実施の形態 1 のスイッチング電源装置においては、第 1 のトランス 308 が 1 次巻線 308 a、第 1 の 2 次巻線 308 b 及び第 2 の 2 次巻線 308 c に加えて補助巻線 308 d が設けられている。この補助巻線 308 d に印加される電圧は、第 1 の電圧検出回路 325 により検出されるよう構成されている。同様に、第 2 のトランス 316 について、1 次巻線 316 a、第 1 の 2 次巻線 316 b 及び第 2 の 2 次巻線 316 c に加えて補助巻線 316 d が設けられている。この補助巻線 316 d に印加される電圧は第 2 の電圧検出回路 326 により検出されるよう構成されている。すなわち、補助巻線 308 d, 316 d の巻数を N_b とすると、第 1 のスイッチング素子 306 もしくは第 3 のスイッチング素子 314 がオン状態のとき、 $2(V_{in}/4) \cdot (N_b/N_p)$ [V] の電圧が各補助巻線 308 d, 316 d に発生する。補助巻線 308 d, 316 d に発生した電圧、すなわち第 1 及び第 2 の電圧検出回路 325, 326 により検出された値は、第 1 及び第 2 のハーフブリッジコンバータ 350, 360 の入力電圧に比例した振幅値を有している。第 1 の電圧検出回路 325 の出力電圧と第 2 の電圧検出回路 326 の出力電圧との偏差は、電圧偏差検出回路 327 により検出される。そして、この電圧偏差検出回路 327 によって検出された偏差検出値を示す偏差信号は、電圧信号補正回路 328 を介して各スイッチング素子をオンオフ動作させる駆動信号を補正するために制御回路 324 に入力される。制御回路 324 において、各スイッチング素子の駆動信号が補正されることにより、電圧偏差検出回路 327 における入力偏差をゼロにするように制御することができる。

【0041】

以上のように、本発明に係る実施の形態 1 のスイッチング電源装置においては、第 1 及び第 2 のハーフブリッジコンバータ 350, 360 を構成する各部品の特性にばらつきがあっても、また電源起動時における過渡的な状態においても、

トランスに印加される電圧を間接的に検出して、各々のハーフブリッジコンバータ 350, 360 からの出力電圧の平衡を図っている。したがって、実施の形態 1 のスイッチング電源装置は、入力電圧を分割するコンデンサ 302, 303 に接続される各ハーフブリッジコンバータ 350, 360 において不平衡が生じて分割される電圧に偏りが生じた場合であっても、各ハーフブリッジコンバータ 350, 360 への入力電圧を確実に平衡状態とすることができる。

【0042】

次に、実施の形態 1 のスイッチング電源装置における第 1 及び第 2 の電圧検出回路 325, 326 の構成について説明する。

第 1 及び第 2 の電圧検出回路 325, 326 の一例としては、全波整流器を用いて補助巻線 308d, 316d からの電流を整流して、直流電圧を検出する構成がある。このように構成された第 1 及び第 2 の電圧検出回路 325, 326 を有する実施の形態 1 のスイッチング電源装置において、コンデンサ 302, 303 によって入力直流電圧が均等に分圧されていれば、第 1 及び第 2 の電圧検出回路 325, 326 により検出された電圧は等しくなる。したがって、電圧偏差検出回路 327 は偏差検出値を検出せず、制御回路 324 に偏差信号を出力しない。

もし、コンデンサ 302, 303 によって入力直流電圧を均等に分圧できなかった場合、第 1 及び第 2 の電圧検出回路 325, 326 により検出された電圧には偏差を生じる。このため、電圧偏差検出回路 327 は偏差検出値を検出して、この偏差検出値を示す偏差信号を電圧信号補正回路 328 を介して制御回路 324 に出力する。

【0043】

また、第 1 及び第 2 の電圧検出回路 325, 326 の別の構成例としては、矩形波電圧の波高値を検出する手段を用いたものがある。このように第 1 及び第 2 の電圧検出回路 325, 326 を構成した場合には、ノイズの影響による誤動作を防止する必要があるため、各トランス 308, 316 の 1 次巻線 308a, 316a、もしくは補助巻線 308d, 316d の両端にスナバ回路を適宜挿入して、動作の安定化が図られる。このように構成された第 1 及び第 2 の電圧検出回

路 325, 326 を有するスイッチング電源装置においても、前述の構成と同様に、コンデンサ 302, 303 によって入力直流電圧が均等に分圧されていれば、第 1 及び第 2 の電圧検出回路 325, 326 により検出された電圧は等しくなる。一方、コンデンサ 302, 303 によって入力直流電圧を均等に分圧できなかった場合には、第 1 及び第 2 の電圧検出回路 325, 326 により検出された電圧には偏差を生じる。このため、電圧偏差検出回路 327 は偏差検出値を検出して、この偏差検出値を示す偏差信号を電圧信号補正回路 328 を介して制御回路 324 に出力する。

【0044】

制御回路 324 には、各スイッチング素子の駆動信号の周期を決定するための三角波信号を発生させる三角波信号形成回路が設けられている。また、制御回路 324 は、電圧偏差検出回路 327 からの偏差値を示す補正信号が入力されて、各スイッチング素子をオンオフ動作させる駆動信号を補正する出力電圧用制御信号補正手段を備えている。

前述のように、実施の形態 1 のスイッチング電源装置においては、出力電圧検出回路 351 で検出された出力電圧が、誤差増幅器 322 に入力され、誤差増幅器 322 において基準電源 323 の基準電圧と比較される。この比較結果である出力電圧誤差検出電圧を示す誤差信号が増幅されて、制御回路 324 に入力される。

【0045】

制御回路 324 における各スイッチング素子をオンオフ動作させる駆動信号の生成方法は、三角波信号形成回路からの三角波電圧と誤差増幅器 322 からの出力電圧誤差検出電圧を比較器において比較してパルス波形を生成している。このとき、電圧偏差検出回路 327 からの偏差信号の偏差電圧が、三角波電圧もしくは誤差増幅器 322 の出力電圧誤差検出電圧のいずれかに加算するよう構成されている。

実施の形態 1 のスイッチング電源装置は、上記のように構成されているため、コンデンサ 302, 303 によって分圧された電圧にばらつきが生じた場合には、各スイッチング素子を所望のオンオフ動作させるように駆動信号を容易に制御

することが可能であり、かつ部品の特性のばらつきによる不平衡に対しても、柔軟に対応することができる。この結果、実施の形態 1 のスイッチング電源装置は、信頼性の高い DC-DC コンバータを提供することができる。

【0046】

なお、上記の実施の形態 1 においては、2 組のハーフブリッジ形 DC-DC コンバータを直列に接続した構成について説明したが、本発明はこの構成に限定されるものではなく、1 石形のフォワード形コンバータ、フライバック形 DC-DC コンバータ、フルブリッジ形 DC-DC コンバータ、さらにスイッチングトランスの両端にスイッチングトランジスタを接続する変則のフォワード形 DC-DC コンバータであっても本発明を応用できることは明らかである。上記のように、回路方式が異なっても、本発明のスイッチング電源装置においては、絶縁トランスの 1 次巻線に誘起される電圧を検出する手段と、各々の DC-DC コンバータから得られる検出電圧を比較する手段と、各スイッチング素子のための駆動信号のオンオフ期間を制御する手段とを有する構成であれば、適応可能であり、このような構成のスイッチング電源装置が本発明の範囲に含まれることは明らかである。

【0047】

《実施の形態 2》

次に、本発明に係る実施の形態 2 のスイッチング電源装置について説明する。図 3 は本発明に係る実施の形態 2 のスイッチング電源装置の構成を示す回路図である。実施の形態 2 において、前述の実施の形態 1 のスイッチング電源装置における要素と同じ機能、構成、動作を示すものには同じ名称、符号を付してその説明は省略する。

【0048】

実施の形態 2 のスイッチング電源装置は、前述の実施の形態 1 と同様に、2 組のハーフブリッジ形 DC-DC コンバータ（以下、ハーフブリッジコンバータと略称）450、451 の入力側を直列に接続し、出力側を並列に接続して構成されている。すなわち、実施の形態 2 のスイッチング電源装置においては、2 つのコンデンサ 302、303 を直列に接続して直流電源 301 の電圧を分割し、分

割された各電圧が第1のハーフブリッジコンバータ450と第2のハーフブリッジコンバータ451に印加されている。

【0049】

第1のハーフブリッジコンバータ450において、2つのコンデンサ304, 305の直列回路がコンデンサ302に並列に接続されている。また、第1及び第2のスイッチング素子306, 307の直列回路がコンデンサ304, 305の直列回路と並列に接続されている。ここでは第1及び第2のスイッチング素子306, 307がMOSFETで例示してある。第1のトランス308の1次巻線308aは、2つのコンデンサ304, 305の接続点と第1及び第2のスイッチング素子306, 307の接続点との間に接続されている。第1のトランス308は1次巻線308aと第1の2次巻線308bと第2の2次巻線308cと補助巻線308dとを有している。第1のトランス308の第1の2次巻線308bと第2の2次巻線308cは、整流手段である第1及び第2の整流ダイオード401, 402に接続されている。第1の整流ダイオード401及び第2の整流ダイオード402との接続点には出力チョーク311の一端が接続されており、出力チョーク311の他端には平滑コンデンサ320が接続されている。平滑コンデンサ320の両端は出力端となり、負荷321が接続される。負荷321に供給される出力電圧は、出力電圧検出手段である出力電圧検出回路351により検出され、誤差増幅器322に出力される。誤差増幅器322では出力電圧設定用の基準電源323からの基準電圧と出力電圧とが比較され、その誤差信号を増幅して制御手段である制御回路324へ出力する。

【0050】

第2のハーフブリッジコンバータ451において、2つのコンデンサ312, 313の直列回路がコンデンサ303に並列に接続されている。また、第3及び第4のスイッチング素子314, 315の直列回路がコンデンサ312, 313の直列回路と並列に接続されている。ここでは第3及び第4のスイッチング素子314, 315はMOSFETで例示してある。第2のトランス316の1次巻線316aは、2つのコンデンサ312, 313の接続点と第3及び第4のスイッチング素子314, 315の接続点との間に接続されている。第2のトランス

316は1次巻線316aと第1の2次巻線316bと第2の2次巻線316cと補助巻線316dとを有している。第2のトランス316の第1の2次巻線316bと第2の2次巻線316cは、整流手段である第3及び第4の整流ダイオード403、404に接続されている。第3の整流ダイオード403と第4の整流ダイオード404との接続点には出力チョーク319の一端が接続されており、出力チョーク319の他端には平滑コンデンサ320が接続されている。

以上のように、第1のハーフブリッジコンバータ450と第2のハーフブリッジコンバータ451においては、平滑コンデンサ320が共有されている。すなわち、第1のハーフブリッジコンバータ450と第2のハーフブリッジコンバータ451の各出力端は、並列に接続されて、負荷321に直流電力を供給するよう構成されている。

【0051】

実施の形態2のスイッチング電源装置には、前述の実施の形態1と同様に、電圧検出回路325、326、電圧偏差検出回路327、電圧信号補正回路328が設けられている。

【0052】

図4は、実施の形態2のスイッチング電源装置における動作波形を示したものである。図4において、(a)は第1のスイッチング素子306の駆動信号、(b)は第2のスイッチング素子307の駆動信号、(c)は第3のスイッチング素子314の駆動信号、(d)は第4のスイッチング素子315の駆動信号、(e)は第1のトランス308の1次巻線308aに印加される電圧波形、(f)は第2のトランス316の1次巻線316aに印加される電圧波形である。図4において、(g)は第1及び第2の整流ダイオード401、402のカソードの電圧波形、(h)は第3及び第4の整流ダイオード403、404のカソードの電圧波形である。

【0053】

以下、図4に示す時刻t0から時刻t8までの回路動作を時間を区分して説明する。

【0054】

<時間区分 t 0 ~ t 1>

図4の(a)に示されるゲート駆動信号が第1のスイッチング素子306に印加されると、第1のスイッチング素子306は時刻t0においてターンオンし、第1のトランス308の1次巻線308aの両端には、 $(V_{in}/4)$ [V] の電圧が印加される。 $(V_{in}/4)$ [V] という電圧は、コンデンサ304, 305, 312, 313によって決定される。このとき、第2のトランス316の1次巻線316aの両端電圧は0 [V] である。ここで、1次巻線316aの巻数を N_p 、第1及び第2の2次巻線308b, 308cの各巻数を N_s とすると、第1及び第2の整流ダイオード401, 402におけるカソード端とグラウンド間には、 $(V_{in}/4) \cdot (N_s/N_p)$ [V] の電圧が形成される。

【0055】

<時間区分 t 1 ~ t 2>

時刻t1において、図4の(a)に示されるゲート駆動信号が第1のスイッチング素子306に印加されると、第1のスイッチング素子306がターンオフする。これにより、第1のトランス308の1次巻線308aの両端電圧は、0 [V] に垂下する。また、第1及び第2の整流ダイオード401, 402におけるカソード端電圧も、0 [V] に垂下する。

【0056】

<時間区分 t 2 ~ t 3>

時刻t2において、図4の(c)に示されるゲート駆動信号が第3のスイッチング素子314に印加されると、第3のスイッチング素子314がターンオンする。これにより、第2のトランス316の1次巻線316aには $(V_{in}/4)$ [V] の電圧が印加される。また、第3及び第4の整流ダイオード403, 404のカソード端には、 $(V_{in}/4) \cdot (N_s/N_p)$ [V] の振幅値を有する矩形波電圧が形成される。

【0057】

<時間区分 t 3 ~ t 4>

時刻t3において、図4の(c)に示されるゲート駆動信号が第3のスイッチング素子314に印加されると、第3のスイッチング素子314がターンオフす

る。これにより、第2のトランス316の1次巻線316aの両端電圧は0 [V] に垂下する。また、図4の(c)に示されるゲート駆動信号により、第3のスイッチング素子314がターンオフすることにより、第3及び第4の整流ダイオード403, 404のカソード端電圧は0 [V] に垂下する。

【0058】

<時間区分 t4 ~ t5>

時刻 t4 において、図4の(b)に示されるゲート駆動信号が第2のスイッチング素子307に印加されると、第2のスイッチング素子307がターンオンする。これにより、第1のトランス308の1次巻線308aの両端電圧は、 $-(V_{in}/4)$ [V] になる。このとき、第1及び第2の整流ダイオード401, 402のカソード端には、 $(V_{in}/4) \cdot (N_s/N_p)$ [V] の電圧が形成される。

【0059】

<時間区分 t5 ~ t6>

時刻 t5 において、図4の(b)に示されるゲート駆動信号が第2のスイッチング素子307に印加されると、第2のスイッチング素子307がターンオフする。これにより、第1のトランス308の1次巻線308aには、 $-(V_{in}/4)$ [V] の振幅値を有する電圧が誘起される。また、第2のスイッチング素子307がターンオフすることにより、第1及び第2の整流ダイオード401, 402のカソード端電圧は0 [V] となる。

【0060】

<時間区分 t6 ~ t7>

時刻 t6 において、図4の(d)に示されるゲート駆動信号が第4のスイッチング素子315に印加されると、第4のスイッチング素子315がターンオンする。これにより、第2のトランス316の1次巻線316aの両端電圧は0 [V] になる。また、第3及び第4の整流ダイオード403, 404におけるカソード端には、 $(V_{in}/4) \cdot (N_s/N_p)$ [V] の振幅値を有する矩形波電圧が形成される。

【0061】

<時間区分 t 7 ~ t 8>

時刻 t 7 において、図 4 の (d) に示されるゲート駆動信号が第 4 のスイッチング素子 315 に印加されると、第 4 のスイッチング素子 315 がターンオフする。これにより、第 2 のトランス 316 の 2 次巻線 316 a の両端電圧は 0 [V] になる。また、第 4 のスイッチング素子 315 がターンオフすることにより、第 3 及び第 4 の整流ダイオード 403, 404 のカソード電圧は 0 [V] に垂下する。

【0062】

実施の形態 2 において、それぞれの補助巻線 308 d、316 d に誘起される電圧を検出する方法、及びその検出した電圧を比較して、その偏差を各スイッチング素子の駆動信号を生成する制御回路 324 に取り込む方法等は、前述の実施の形態 1 と同じであり、それらの説明は省略する。

特に、実施の形態 2 においては、制御を施すべきスイッチング素子の数が少ないため、制御回路を簡単に構成することが可能となり、しかも安定な動作を行うスイッチング電源装置を提供することができる。

【0063】

なお、上記の実施の形態 2 においては、2 組のハーフブリッジ形 DC-DC コンバータを直列に接続した構成について説明したが、本発明はこの構成に限定されるものではなく、1 石形のフォワード形コンバータ、フライバック形 DC-DC コンバータ、フルブリッジ形 DC-DC コンバータ、さらにスイッチングトランスの両端にスイッチングトランジスタを接続する変則のフォワード形 DC-DC コンバータであっても本発明を応用できることは明らかである。上記のように、回路方式が異なっても、本発明のスイッチング電源装置においては、絶縁トランスの 1 次巻線に誘起される電圧を検出する手段と、各々の DC-DC コンバータから得られる検出電圧を比較する手段と、各スイッチング素子のための駆動信号のオンオフ期間を制御する手段とを有する構成であれば、適応可能であり、このような構成のスイッチング電源装置が本発明の範囲に含まれることは明らかである。

【0064】

《実施の形態 3》

次に、本発明に係る実施の形態 3 のスイッチング電源装置について説明する。図 5 は本発明に係る実施の形態 3 のスイッチング電源装置の構成を示す回路図である。実施の形態 3 において、前述の実施の形態 1 のスイッチング電源装置における要素と同じ機能、構成、動作を示すものには同じ名称、符号を付してその説明は省略する。

【0065】

実施の形態 3 のスイッチング電源装置は、前述の実施の形態 1 と同様に、2 組のハーフブリッジ形 DC-DC コンバータ（以下、ハーフブリッジコンバータと略称）の入力側を直列に接続し、出力側を並列に接続して構成されている。すなわち、実施の形態 3 のスイッチング電源装置においては、2 つのコンデンサ 302, 303 を直列に接続して直流電源 301 の電圧を分割し、分割された各電圧が第 1 のハーフブリッジコンバータと第 2 のハーフブリッジコンバータに印加されている。

【0066】

図 5 に示すように、実施の形態 3 のスイッチング電源装置においては、第 1 のトランス 308 の第 2 の 2 次巻線 308c と直列に接続されている第 5 のスイッチング素子 309 の両端に印加される電圧を検出する第 1 の電圧検出回路 405、及び第 2 のトランス 316 の第 2 の 2 次巻線 316c と直列に接続されている第 7 のスイッチング素子 317 の両端に印加される電圧を検出する第 2 の電圧検出回路 406 を備えている。これらの電圧検出回路 405, 406 以外の構成は、図 1 に示した実施の形態 1 のスイッチング電源装置と同じ構成である。

【0067】

第 1 の電圧検出回路 405 による検出値は、第 1 のハーフブリッジコンバータの入力電圧に比例した振幅値を有し、第 2 の電圧検出回路 406 による検出値は、第 2 のハーフブリッジコンバータの入力電圧に比例した振幅値を有する。第 1 及び第 2 の電圧検出回路 405, 406 の出力電圧は、電圧偏差検出回路 327 に入力され、電圧偏差検出回路 327 において、各ハーフブリッジコンバータにおける出力側スイッチング素子の両端電圧の偏差が検出される。この偏差検出値

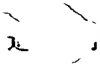
は制御回路 3 2 4 に入力される。制御回路 3 2 4 においては、入力された偏差検出値を示す偏差信号を用いて、各スイッチング素子をオンオフ動作させる駆動信号を補正する。このように、制御回路 3 2 4 は、各スイッチング素子の駆動信号を補正することにより、電圧偏差検出回路 4 0 5, 4 0 6 により検出される偏差検出値がゼロとなるよう制御する。

【0 0 6 8】

以上のように、実施の形態 3 のスイッチング電源装置において、コンデンサ 3 0 2, 3 0 3 によって直流電源 3 0 1 の電圧が半分に分割され。この分割された電圧が各々のコンデンサ 3 0 2, 3 0 3 に印加される。しかし、コンデンサ 3 0 2, 3 0 3 と並列に接続されている各ハーフブリッジコンバータにおける構成部品の特性にばらつきがある場合や、電源起動時における過渡的な状態においては、コンデンサ 3 0 2, 3 0 3 によって分割される電圧に偏りが生じる。前述のように、従来のスイッチング電源装置においては、入力電圧の実際値を検出することにより、出力電圧の不均衡を防止していた。しかし、本発明に係る実施の形態 3 のスイッチング電源装置においては、各トランス 3 0 8, 3 1 6 に印加される電圧を間接的に検出することにより、各々のハーフブリッジコンバータの不均衡状態を検出している。実施の形態 3 のスイッチング電源装置は、上記のように構成されているため、各ハーフブリッジコンバータの入力電圧のアンバランス及びそれに伴う負荷電流の不均衡に対して、柔軟に対応できる装置となる。

【0 0 6 9】

なお、上記の実施の形態 3 においては、2 組のハーフブリッジ形 DC-DC コンバータを直列に接続した構成について説明したが、本発明はこの構成に限定されるものではなく、1 石形のフォワード形コンバータ、フライバック形 DC-DC コンバータ、フルブリッジ形 DC-DC コンバータ、さらにスイッチングトランスの両端にスイッチングトランジスタを接続する変則のフォワード形 DC-DC コンバータであっても本発明を応用できることは明らかである。上記のように、回路方式が異なっても、本発明のスイッチング電源装置においては、絶縁トランスの 1 次巻線に誘起される電圧を検出する手段と、各々の DC-DC コンバータから得られる検出電圧を比較する手段と、各スイッチング素子のための駆

動信号のオンオフ期間を制御する手段とを有する構成であれば、能であり、このような構成のスイッチング電源装置が本発明の範囲に含まれることは明らかである。

【 0 0 7 0 】

《実施の形態 4》

次に、本発明に係る実施の形態 4 のスイッチング電源装置について説明する。図 6 は本発明に係る実施の形態 4 のスイッチング電源装置の構成を示す回路図である。実施の形態 4 において、前述の実施の形態 1 のスイッチング電源装置における要素と同じ機能、構成、動作を示すものには同じ名称、符号を付してその説明は省略する。

【 0 0 7 1 】

実施の形態 4 のスイッチング電源装置は、前述の実施の形態 1 と同様に、2 組のハーフブリッジ形 DC - DC コンバータ（以下、ハーフブリッジコンバータと略称）の入力側を直列に接続し、出力側を並列に接続して構成されている。すなわち、実施の形態 4 のスイッチング電源装置においては、2 つのコンデンサ 3 0 2, 3 0 3 を直列に接続して直流電源 3 0 1 の電圧を分割し、分割された各電圧が第 1 のハーフブリッジコンバータと第 2 のハーフブリッジコンバータに印加されている。

【 0 0 7 2 】

図 6 に示すように、実施の形態 4 のスイッチング電源装置においては、第 1 のトランス 3 0 8 における第 1 の 2 次巻線 3 0 8 b と第 2 の 2 次巻線 3 0 8 c の接点の電圧を検出する第 1 の電圧検出回路 4 0 7 と、第 2 のトランス 3 1 6 における第 1 の 2 次巻線 3 1 6 b と第 2 の 2 次巻線 3 1 6 c の接続点の電圧を検出する第 2 の電圧検出回路 4 0 8 を備えている。実施の形態 4 のスイッチング電源装置において、これらの電圧検出回路 4 0 7, 4 0 8 の構成以外の点は、図 1 に示した実施の形態 1 のスイッチング電源装置と同じ構成である。

【 0 0 7 3 】

第 1 の電圧検出回路 4 0 7 による検出値は、第 1 のハーフブリッジコンバータの入力電圧に比例した振幅値を有し、第 2 の電圧検出回路 4 0 8 による検出値は

、第 2 のハーフブリッジコンバータの入力電圧に比例した振幅値を有する。第 1 及び第 2 の電圧検出回路 4 0 7, 4 0 8 の出力電圧は電圧偏差検出回路 3 2 7 に入力され、電圧偏差検出回路 3 2 7 において出力電力の偏差が検出される。この偏差検出値は制御回路 3 2 4 に入力される。制御回路 3 2 4 においては、入力された偏差検出値を示す偏差信号を用いて、各スイッチング素子をオンオフ動作させる駆動信号を補正する。このように、制御回路 3 2 4 は、各スイッチング素子の駆動信号を補正することにより、電圧偏差検出回路 4 0 7, 4 0 8 により検出される偏差検出値がゼロとなるよう制御する。

【 0 0 7 4 】

以上のように、実施の形態 4 のスイッチング電源装置において、コンデンサ 3 0 2, 3 0 3 によって直流電源 3 0 1 の電圧が半分に分割され。この分割された電圧が各々のコンデンサ 3 0 2, 3 0 3 に印加される。しかし、コンデンサ 3 0 2, 3 0 3 と並列に接続されている各ハーフブリッジコンバータにおける構成部品の特性にばらつきがある場合や、電源起動時における過渡的な状態においては、コンデンサ 3 0 2, 3 0 3 によって分割される電圧に偏りが生じる。しかし、本発明に係る実施の形態 4 のスイッチング電源装置においては、各トランス 3 0 8, 3 1 6 に印加される電圧を間接的に検出することにより、各々のハーフブリッジコンバータの回路状態を検出して、各ハーフブリッジコンバータの不均衡に対して、柔軟に対応できる装置となっている。

【 0 0 7 5 】

なお、上記の実施の形態 4 においては、2 組のハーフブリッジ形 DC-DC コンバータを直列に接続した構成について説明したが、本発明はこの構成に限定されるものではなく、1 石形のフォワード形コンバータ、フライバック形 DC-DC コンバータ、フルブリッジ形 DC-DC コンバータ、さらにスイッチングトランスの両端にスイッチングトランジスタを接続する変則のフォワード形 DC-DC コンバータであっても本発明を応用できることは明らかである。上記のように、回路方式が異なっても、本発明のスイッチング電源装置においては、絶縁トランスの 1 次巻線に誘起される電圧を検出する手段と、各々の DC-DC コンバータから得られる検出電圧を比較する手段と、各スイッチング素子のための駆

動信号のオンオフ期間を制御する手段とを有する構成であれば、適応可能であり、このような構成のスイッチング電源装置が本発明の範囲に含まれることは明らかである。

【0076】

《実施の形態5》

次に、本発明に係る実施の形態5のスイッチング電源装置について説明する。図7は本発明に係る実施の形態5のスイッチング電源装置の構成を示す回路図である。実施の形態5において、前述の実施の形態1のスイッチング電源装置における要素と同じ機能、構成、動作を示すものには同じ名称、符号を付してその説明は省略する。

【0077】

実施の形態5のスイッチング電源装置は、前述の実施の形態1と同様に、2組のハーフブリッジ形DC-DCコンバータ（以下、ハーフブリッジコンバータと略称）の入力側を直列に接続し、出力側を並列に接続して構成されている。すなわち、実施の形態5のスイッチング電源装置においては、2つのコンデンサ302, 303を直列に接続して直流電源301の電圧を分割し、分割された各電圧が第1のハーフブリッジコンバータと第2のハーフブリッジコンバータに印加されている。

【0078】

図7に示すように、実施の形態5のスイッチング電源装置においては、各出力チョーク410, 412に補助巻線410a, 412bを設けて、この補助巻線410a, 412bに誘起される電圧が電圧検出回路409, 411により検出されるよう構成されている。実施の形態5のスイッチング電源装置は、補助巻線410a, 412bと電圧検出回路409, 411とを備えている点が、図1に示した実施の形態1のスイッチング電源装置の構成と異なる。

【0079】

第1の電圧検出回路409による検出値は、第1のハーフブリッジコンバータの入力電圧に比例した値を有し、第2の電圧検出回路411による検出値は、第2のハーフブリッジコンバータの入力電圧に比例した値を有する。第1及び第2

の電圧検出回路 409, 411 の出力電圧は電圧偏差検出回路 413 に入力され、電圧偏差検出回路 413 において出力チョーク 410, 412 における印加電圧の偏差が検出される。この偏差検出値は、電圧信号補正回路 414 を介して制御回路 324 に入力される。制御回路 324 においては、入力された偏差検出値を示す偏差信号を用いて、各スイッチング素子をオンオフ動作させる駆動信号を補正する。このように、制御回路 324 は、各スイッチング素子の駆動信号を補正することにより、電圧偏差検出回路 409, 411 により検出される偏差検出値がゼロとなるよう制御する。

【0080】

以上のように、実施の形態 5 のスイッチング電源装置において、コンデンサ 302, 303 によって直流電源 301 の電圧が半分に分割され、この分割された電圧が各々のコンデンサ 302, 303 に印加される。しかし、コンデンサ 302, 303 と並列に接続されている各ハーフブリッジコンバータにおける構成部品の特性にばらつきがある場合や、電源起動時における過渡的な状態においては、コンデンサ 302, 303 によって分割される電圧に偏りが生じる。しかし、本発明に係る実施の形態 5 のスイッチング電源装置においては、各トランス 308, 316 に印加される電圧を間接的に検出することにより、各々のハーフブリッジコンバータの回路状態を検出して、各ハーフブリッジコンバータの不均衡に対して、柔軟に対応できる装置となっている。

【0081】

なお、上記の実施の形態 5 においては、2 組のハーフブリッジ形 DC-DC コンバータを直列に接続した構成について説明したが、本発明はこの構成に限定されるものではなく、1 石形のフォワード形コンバータ、フライバック形 DC-DC コンバータ、フルブリッジ形 DC-DC コンバータ、さらにスイッチングトランスの両端にスイッチングトランジスタを接続する変則のフォワード形 DC-DC コンバータであっても本発明を応用できることは明らかである。上記のように、回路方式が異なっても、本発明のスイッチング電源装置においては、絶縁トランスの 1 次巻線に誘起される電圧を検出する手段と、各々の DC-DC コンバータから得られる検出電圧を比較する手段と、各スイッチング素子のための駆

動信号のオンオフ期間を制御する手段とを有する構成であれば、適応可能であり、このような構成のスイッチング電源装置が本発明の範囲に含まれることは明らかである。

【0082】

《実施の形態6》

次に、本発明に係る実施の形態6のスイッチング電源装置について説明する。図8は本発明に係る実施の形態6のスイッチング電源装置の構成を示す回路図である。実施の形態6において、前述の実施の形態1のスイッチング電源装置における要素と同じ機能、構成、動作を示すものには同じ名称、符号を付してその説明は省略する。

【0083】

実施の形態6のスイッチング電源装置は、3組のハーフブリッジ形DC-DCコンバータ（以下、ハーフブリッジコンバータと略称）の入力側を直列に接続し、出力側を並列に接続して構成されている。すなわち、実施の形態6のスイッチング電源装置においては、3つのコンデンサ302、303、450を直列に接続して直流電源301の電圧を3つに分割し、分割された各電圧が第1のハーフブリッジコンバータと第2のハーフブリッジコンバータと第3のハーフブリッジコンバータに印加されている。

【0084】

図8に示すように、実施の形態6のスイッチング電源装置においては、前述の図1に示した実施の形態1のスイッチング電源装置の構成に第3のハーフブリッジコンバータを追加したものである。したがって、実施の形態6のスイッチング電源装置は、第1のハーフブリッジコンバータと同じ構成の第3のハーフブリッジコンバータが追加されたものであり、第3のハーフブリッジコンバータにはコンデンサ415、416、第9のスイッチング素子417、第10のスイッチング素子418、第3のトランス419、第11のスイッチング素子421、第12のスイッチング素子422、平滑チョーク423、及び平滑コンデンサ320で構成されている。したがって、第1のハーフブリッジコンバータと第2のハーフブリッジコンバータと第3のハーフブリッジコンバータの出力端は、並列に接

続されており、負荷 321 に直流電力を供給している。

また、出力電圧を設定するために、出力電圧を検出する出力電圧検出回路 351、出力電圧設定用の基準電源 323、及び出力電圧と基準電源 323 の基準電圧との偏差を求める誤差増幅器 322 が、前述の実施の形態 1 と同様に設けられている。誤差増幅器 322 からの偏差検出値を示す誤差信号は制御回路 324 に入力され、各スイッチング素子をオンオフ動作させる駆動信号を形成する。

【0085】

実施の形態 6 のスイッチング電源装置においては、第 1 のトランス 308 の補助巻線 308d に生じる電圧は電圧検出回路 325 により検出され、第 2 のトランス 316 の補助巻線 316d に生じる電圧は、電圧検出回路 326 により検出され、第 3 のトランス 419 の補助巻線 419d に生じる電圧は、電圧検出回路 420 により検出され、各電圧検出回路 325、326、420 の出力が、それぞれ平均値電圧検出回路 424 に入力される。平均値電圧検出回路 424 においては、第 1 のトランス 308 の補助巻線 308d に生じた電圧と第 2 のトランス 316 の補助巻線 316d に生じた電圧と第 3 のトランス 419 の補助巻線 419d に生じた電圧との平均電圧値を算出してその平均電圧値と各検出電圧とを比較して、その結果を電圧信号補正手段 425 を介して制御回路 324 に出力する。

制御回路 324 は、誤差増幅器 322 からの増幅された誤差信号と、第 1 のトランス 308 の出力電圧と第 2 のトランス 316 の出力電圧と第 3 のトランス 419 の出力電圧と、それぞれの平均電圧とを比較した結果を示す偏差信号が入力され、これらの信号に基づきスイッチング素子 306、307、309、310、314、315、317、318、417、418、421、422 のオンオフ制御が行われる。

【0086】

図 9 は、実施の形態 6 のスイッチング電源装置における動作波形を示したものである。図 9 において、(a) は第 1 のスイッチング素子 306 の駆動信号、(b) は第 2 のスイッチング素子 307 の駆動信号、(c) は第 3 のスイッチング素子 314 の駆動信号、(d) は第 4 のスイッチング素子 315 の駆動信号、(

e) は第 9 のスイッチング素子 417 の駆動信号、(f) は第 10 のスイッチング素子 418 の駆動信号、(g) は第 1 のトランス 308 の 1 次巻線 308 a に印加される電圧波形、(h) は第 2 のトランス 316 の 1 次巻線 316 a に印加される電圧波形、(i) は第 3 のトランス 419 の 1 次巻線 419 a に印加される電圧波形である。図 9 において、(j) の実線は第 5 のスイッチング素子 309 の駆動信号であり、破線は第 5 のスイッチング素子 309 の両端に印加される電圧波形、(k) の実線は第 6 のスイッチング素子 310 の駆動信号であり、破線は第 6 のスイッチング素子 310 の両端に印加される電圧波形、(l) の実線は第 7 のスイッチング素子 317 の駆動信号、破線は第 7 のスイッチング素子 317 の両端に印加される電圧波形、(m) の実線は第 8 のスイッチング素子 318 の駆動信号、破線は第 8 のスイッチング素子 318 の両端に印加される電圧波形である。図 9 の (n) の実線は第 11 のスイッチング素子 421 の駆動信号、破線は第 11 のスイッチング素子 421 の両端に印加される電圧波形、(o) の実線は第 12 のスイッチング素子 422 の駆動信号、破線は第 12 のスイッチング素子 422 の両端に印加される電圧波形である。

【0087】

以下、図 9 に示す時刻 t_0 から時刻 t_{12} までの回路動作を時間を区分して説明する。

【0088】

<時間区分 $t_0 \sim t_1$ >

図 9 の (a) に示されるゲート駆動信号が第 1 のスイッチング素子 306 に印加されると、第 1 のスイッチング素子 306 が時刻 t_0 においてターンオンする。これにより、第 1 のトランス 308 の 1 次巻線 308 a の両端には、図 9 の (g) に示される直流電源 301 の入力電圧 V_{in} [V] の 6 分の 1 に相当する ($V_{in}/6$) [V] の電圧が印加される。($V_{in}/6$) [V] という電圧は、コンデンサ 304, 305, 312, 313, 415, 416 によって決定される。このとき、図 9 の (j) に示されるように、第 5 のスイッチング素子 309 はゲート駆動信号により、すでにオフ状態にあるため、第 1 のトランス 308 の 1 次巻線 308 a の巻数を N_p 、第 1 の 2 次巻線 308 b の巻数を N_s とすると

、第1のトランス308の第1の2次巻線308bには、 $2 \cdot (V_{in}/6) \cdot (N_s/N_p)$ [V] の振幅値を有する矩形波電圧が印加される。

【0089】

<時間区分 t1 ~ t2>

時刻T1において、図9の(a)に示されるゲート駆動信号により第1のスイッチング素子306がターンオフする。これにより、第1のトランス308における1次巻線308aの両端電圧は0 [V] に垂下する。

【0090】

<時間区分 t2 ~ t3>

時刻t2において、図9の(c)に示されるゲート駆動信号により第3のスイッチング素子314がターンオンする。これにより、図9の(h)に示されるように、第2のトランス316における1次巻線316aの両端電圧は、 $(V_{in}/6)$ [V] となる。また、この時点では、図9の(l)に示されるゲート駆動信号によって、第2のトランス316における第1の2次巻線316bの両端には、 $2 \cdot (V_{in}/6) \cdot (N_s/N_p)$ [V] の電圧が印加される。

【0091】

<時間区分 t3 ~ t4>

時刻t3において、図9の(c)に示されるゲート駆動信号により第3のスイッチング素子314がターンオフする。これにより、図9の(h)に示されるように、第2のトランス316における1次巻線316aの両端電圧は、0 [V] となる。また、第2のトランス316における第1の2次巻線316bの両端電圧は、0 [V] になる。

【0092】

<時間区分 t4 ~ t5>

時刻t4において、図9の(e)に示されるゲート駆動信号により第9のスイッチング素子417がターンオンする。これにより、第3のトランス419の1次巻線419aの両端電圧は $(V_{in}/6)$ [V] となる。このとき、図9の(n)の実線に示されるゲート駆動信号により、第11のスイッチング素子421はオフの状態にあるため、第11のスイッチング素子421の両端電圧は、 $2 \cdot$

$(V_{in}/6) \cdot (N_s/N_p)$ [V] となる。

【0093】

<時間区分 t5 ~ t6>

時刻 t5 において、図9の (e) に示されるゲート駆動信号により第9のスイッチング素子417がターンオフする。これにより、第3のトランス419の1次巻線419aの両端電圧は0 [V] となる。このとき、第11のスイッチング素子421の両端電圧は、0 [V] に垂下する。

【0094】

<時間区分 t6 ~ t7>

時刻 t6 において、図9の (b) に示されるゲート駆動信号により第2のスイッチング素子305がターンオンする。これにより、第1のトランス308における1次巻線308aの両端電圧は $-(V_{in}/6)$ [V] となる。このとき、図9の (k) の実線に示されるゲート駆動信号によって、第6のスイッチング素子310はオフの状態にあるため、第6のスイッチング素子310の両端には、 $2 \cdot (V_{in}/6) \cdot (N_s/N_p)$ [V] の電圧が印加される。

【0095】

<時間区分 t7 ~ t8>

時刻 t7 において、図9の (b) に示されるゲート駆動信号により第2のスイッチング素子305がターンオフする。これにより、第1のトランス308における1次巻線308aの両端電圧は0 [V] となる。このとき、図9の (k) に示されるように、第6のスイッチング素子310の両端電圧は0 [V] に垂下している。

【0096】

<時間区分 t8 ~ t9>

時刻 t8 において、図9の (d) に示されるゲート駆動信号により第4のスイッチング素子315がターンオンする。これにより、第2のトランス316の1次巻線316aの両端電圧は、 $-(V_{in}/6)$ [V] となる。このとき、図9の (m) に示されるゲート駆動信号によって、第8のスイッチング素子318の両端には、 $2 \cdot (V_{in}/6) \cdot (N_s/N_p)$ [V] の電圧が印加される。

【0097】

<時間区分 t 9 ~ t 10>

時刻 t 9 において、図 9 の (d) に示されるゲート駆動信号により第 4 のスイッチング素子 315 がターンオフする。これによって、第 2 のトランス 316 の 1 次巻線 316 a の両端電圧は、0 [V] となる。このとき、第 8 のスイッチング素子 318 の両端電圧も、0 [V] に垂下する。

【0098】

<時間区分 t 10 ~ t 11>

時刻 t 10 において、図 9 の (f) に示されるゲート駆動信号により第 10 のスイッチング素子 418 がターンオンする。これによって、第 3 のトランス 419 の 1 次巻線 419 a の両端電圧には、 $-(V_{in}/6)$ [V] が印加される。このとき、図 9 の (o) に示されるゲート駆動信号により、第 12 のスイッチング素子 422 の両端には、 $2 \cdot (V_{in}/6) \cdot (N_s/N_p)$ [V] の電圧が印加されている。

【0099】

<時間区分 t 11 ~ t 12>

時刻 t 11 において、図 9 の (f) に示されるゲート駆動信号により第 10 のスイッチング素子 418 がターンオフする。これによって、第 3 のトランス 419 の 1 次巻線 419 a の両端電圧は、0 [V] に垂下する。このとき、図 9 の (o) に示されるゲート駆動信号によって、第 12 のスイッチング素子 422 の両端電圧も 0 [V] に垂下している。

以上が、本発明に係る実施の形態 6 のスイッチング電源装置における動作である。

【0100】

本発明に係る実施の形態 6 のスイッチング電源装置において、各トランス 308, 316, 419 が、1 次巻線 308 a, 316 a, 419 a、第 1 の 2 次巻線 308 b, 316 b, 419 b、第 2 の 2 次巻線 308 c, 316 c, 419 c に加えて、補助巻線 308 d, 316 d, 419 d が追加されている。そして、補助巻線 308 d, 316 d, 419 d に印加される電圧を検出する電圧検出回

路 325, 326, 420 が設けられている。すなわち、補助巻線 308d, 316d, 419d の巻数を N_b とすると、第 1 のスイッチング素子 306 又は第 3 のスイッチング素子 314 がオンしたとき、補助巻線 308d, 316d, 419d には、 $2(V_{in}/6)(N_b/N_p)$ [V] の電圧が発生する。補助巻線 308d, 316d, 419d に生じた電圧信号は、各々のハーフブリッジコンバータの入力電圧に比例した振幅値を有する。各ハーフブリッジコンバータに備えられている電圧検出回路 325, 326, 420 の出力電圧の平均値電圧は、平均値電圧検出回路 424 において算出される。そして、平均値電圧検出回路 424 は各電圧検出回路 325, 326, 420 の出力電圧と平均値電圧との偏差を検出する。検出された偏差値を示す誤差信号は、電圧信号補正回路 328 を介して制御回路 324 に入力される。制御回路 324 においては、誤差信号を用いて各スイッチング素子をオンオフ駆動させる駆動信号を補正する。制御回路 324 においては、このように各スイッチング素子の駆動信号を補正することにより電圧検出回路からの検出電圧の偏差をゼロにするよう制御する。

【0101】

以上のように、本発明に係る実施の形態 6 のスイッチング電源装置においては、コンデンサ 302, 303, 450 によって直流電源 301 の電圧が 3 分の 1 に分割され、分割された電圧が、各々のコンデンサ 302, 303, 450 に印加される。しかし、各コンデンサ 302, 303, 450 と並列に接続されているそれぞれのハーフブリッジコンバータを構成する部品の素子値にばらつきがある場合や、電源起動時における過渡的な状態においては、コンデンサによって分割される電圧に偏りが生じる。前述のように、従来例では、入力電圧の実際値を検出することによって、入力電圧の不均衡を防止していた。しかし、本発明に係る実施の形態 6 のスイッチング電源装置においては、各トランスに印加される電圧を間接的に検出するよう構成されているため、各々のハーフブリッジコンバータの回路状態が検出されている。このように構成されているため、実施の形態 6 のスイッチング電源装置は、直列接続されたハーフブリッジコンバータにおける各入力電圧の不均衡に対して、より柔軟に対応できる電源装置となる。

【0102】

次に、実施の形態 6 のスイッチング電源装置における電圧検出回路 325, 326, 424 の構成について説明する。

電圧検出回路 325, 326, 420 の一例としては、全波整流器を用いて補助巻線からの電流を整流して、直流電圧を検出する構成がある。このように構成された電圧検出回路 325, 326, 420 を有する実施の形態 6 のスイッチング電源装置において、コンデンサ 302, 303, 450 によって入力直流電圧が均等に分圧されていれば、電圧検出回路 325, 326, 420 により検出された電圧は等しくなる。したがって、平均値電圧検出回路 424 は偏差検出値を検出せず、制御回路 324 に偏差信号を出力しない。

もし、コンデンサ 302, 303, 450 によって入力直流電圧を均等に分圧できなかった場合、電圧検出回路 325, 326, 420 により検出された電圧には偏差が生じる。このため、平均値電圧検出回路 424 は偏差検出値を検出して、この偏差値を示す偏差信号を電圧信号補正回路 425 を介して制御回路 324 に出力する。

【0103】

また、電圧検出回路 325, 326, 420 の別の構成例としては、矩形波電圧の波高値を検出する手段を用いたものがある。このように電圧検出回路 325, 326, 420 を構成した場合には、ノイズの影響による誤動作を防止する必要があるため、各トランス 308, 316, 419 の 1 次巻線 308a, 316a, 419a、もしくは補助巻線 308d, 316d, 419a の両端にスナバ回路を適宜挿入して、動作の安定化が図られる。このように構成された電圧検出回路 325, 326, 420 を有するスイッチング電源装置においても、前述の構成と同様に、コンデンサ 302, 303, 450 によって入力直流電圧が均等に分圧されていれば、電圧検出回路 325, 326, 420 により検出された電圧は等しくなる。一方、コンデンサ 302, 303, 450 によって入力直流電圧を均等に分圧できなかった場合には、電圧検出回路 325, 326, 420 により検出された電圧には偏差が生じる。このため、平均値電圧検出回路 424 は偏差検出値を検出して、この偏差値を示す偏差信号を電圧信号補正回路 425 を介して制御回路 324 に出力する。

【0 1 0 4】

制御回路 3 2 4 には、各スイッチング素子の駆動信号の周期を決定するための三角波信号を発生させる三角波信号形成回路が設けられている。また、制御回路 3 2 4 は、平均値電圧検出回路 4 2 4 からの偏差値を示す偏差信号が入力されて、各スイッチング素子をオンオフ動作させる駆動信号を補正する出力電圧用制御信号補正手段を備えている。

前述のように、実施の形態 6 のスイッチング電源装置においては、出力電圧検出回路 3 5 1 で検出された出力電圧が、誤差増幅器 3 2 2 に入力され、誤差増幅器 3 2 2 において基準電源 3 2 3 の基準電圧と比較される。この比較結果である偏差検出電圧を示す誤差信号が増幅されて、制御回路 3 2 4 に入力される。

【0 1 0 5】

制御回路 3 2 4 における各スイッチング素子をオンオフ動作させる駆動信号の生成方法は、三角波信号形成回路からの三角波電圧と誤差増幅器 3 2 2 からの偏差検出電圧を比較器において比較してパルス波形を生成している。このとき、平均値電圧検出回路 4 2 4 からの偏差信号の偏差電圧が、三角波電圧もしくは誤差増幅器 3 2 2 の偏差検出電圧のいずれかに加算されるよう構成されている。

実施の形態 6 のスイッチング電源装置は、上記のように構成されているため、コンデンサ 3 0 2, 3 0 3, 4 5 0 によって分圧された電圧にばらつきが生じた場合には、各スイッチング素子を所望のオンオフ動作させるように駆動信号を容易に制御することが可能であり、かつ部品の特性のばらつきによる不平衡に対しても、柔軟に対応することができる。この結果、実施の形態 6 のスイッチング電源装置は、信頼性の高い D C - D C コンバータを確実に提供することができる。

【0 1 0 6】

なお、実施の形態 6 においては、3 組のハーフブリッジ形 D C - D C コンバータを直列に接続した構成について説明したが、本発明はこの構成に限定されるものではなく、1 石形のフォワード形コンバータ、フライバック形 D C - D C コンバータ、フルブリッジ形 D C - D C コンバータ、さらにスイッチングトランスの両端にスイッチングトランジスタを接続する変則のフォワード形 D C - D C コンバータであっても本発明を応用できることは明らかである。上記のように、回路

方式が異なっているとしても、本発明のスイッチング電源装置においては、絶縁トランスの1次巻線に誘起される電圧を検出する手段と、各々のDC-DCコンバータから得られる検出電圧を比較する手段と、各スイッチング素子のための駆動信号のオンオフ期間を制御する手段とを有する構成であれば、適応可能であり、このような構成のスイッチング電源装置が本発明の範囲に含まれることは明らかである。

また、実施の形態6のスイッチング電源装置では、3組のDC-DCコンバータで構成した例で説明したが、本発明はこのような構成に限定されるものではなく、4組以上のDC-DCコンバータで構成されたスイッチング電源装置においても、実施の形態6と同様の手法を用いることにより対応可能であり、本発明の範囲に含まれることは明らかである。

【0107】

【発明の効果】

以上、実施の形態について詳細に説明したところから明らかなように、本発明は次の効果を有する。

本発明によれば、複数のDC-DCコンバータの入力側を直列に接続して、各々のDC-DCコンバータの入力電圧を均等にし、安価でかつ電力ロスの少ない回路部品によって負荷分担を均等化することができるスイッチング電源装置を提供することができる。

【0108】

本発明のスイッチング電源装置は、直流電源と並列にコンデンサの直列体が接続されており、各々のコンデンサの両端にDC-DCコンバータの入力端を接続し、その出力端を並列接続して、負荷に接続されるよう構成されており、各々のDC-DCコンバータの入力電圧を均等化ために、安価でかつ電力ロスの少ない回路部品を用いてることが可能となる。

本発明のスイッチング電源装置においては、各DC-DCコンバータにおけるトランスもしくはチョークに誘起される電圧波形を検出し、その検出電圧を比較してその偏差を制御回路における補正処理に用いることにより、各々のDC-DCコンバータに印加される電圧を確実に且つ高精度に均等化することが可能とな

る。

【0109】

本発明によれば、入出力間の降圧の大きいスイッチング電源装置において、トランスの巻数を少なくすることが可能となる。これにより、大電流を供給するためのスイッチング電源装置や、形状やスペースに制約のあるスイッチング電源装置においては、本発明を採用することにより、小型化、高効率化が可能になるため、スイッチング電源装置においては汎用性の高い有効な回路方式となる。

【図面の簡単な説明】

【図1】

本発明に係る実施の形態1のスイッチング電源装置の構成を示す回路図である。

【図2】

実施の形態1のスイッチング電源装置における動作波形図である。

【図3】

本発明に係る実施の形態2のスイッチング電源装置の構成を示す回路図である。

【図4】

実施の形態2のスイッチング電源装置における動作波形図である。

【図5】

本発明に係る実施の形態3のスイッチング電源装置の構成を示す回路図である。

【図6】

本発明に係る実施の形態4のスイッチング電源装置の構成を示す回路図である。

【図7】

本発明に係る実施の形態5のスイッチング電源装置の構成を示す回路図である。

【図8】

本発明に係る実施の形態6のスイッチング電源装置の構成を示す回路図である。

。

【図 9】

本発明に係る実施の形態 6 のスイッチング電源装置の構成を示す動作波形図である。

【図 1 0】

従来の DC - DC コンバータの構成を示す回路図である。

【図 1 1】

DC - DC コンバータの直列接続方法を説明する回路図である。

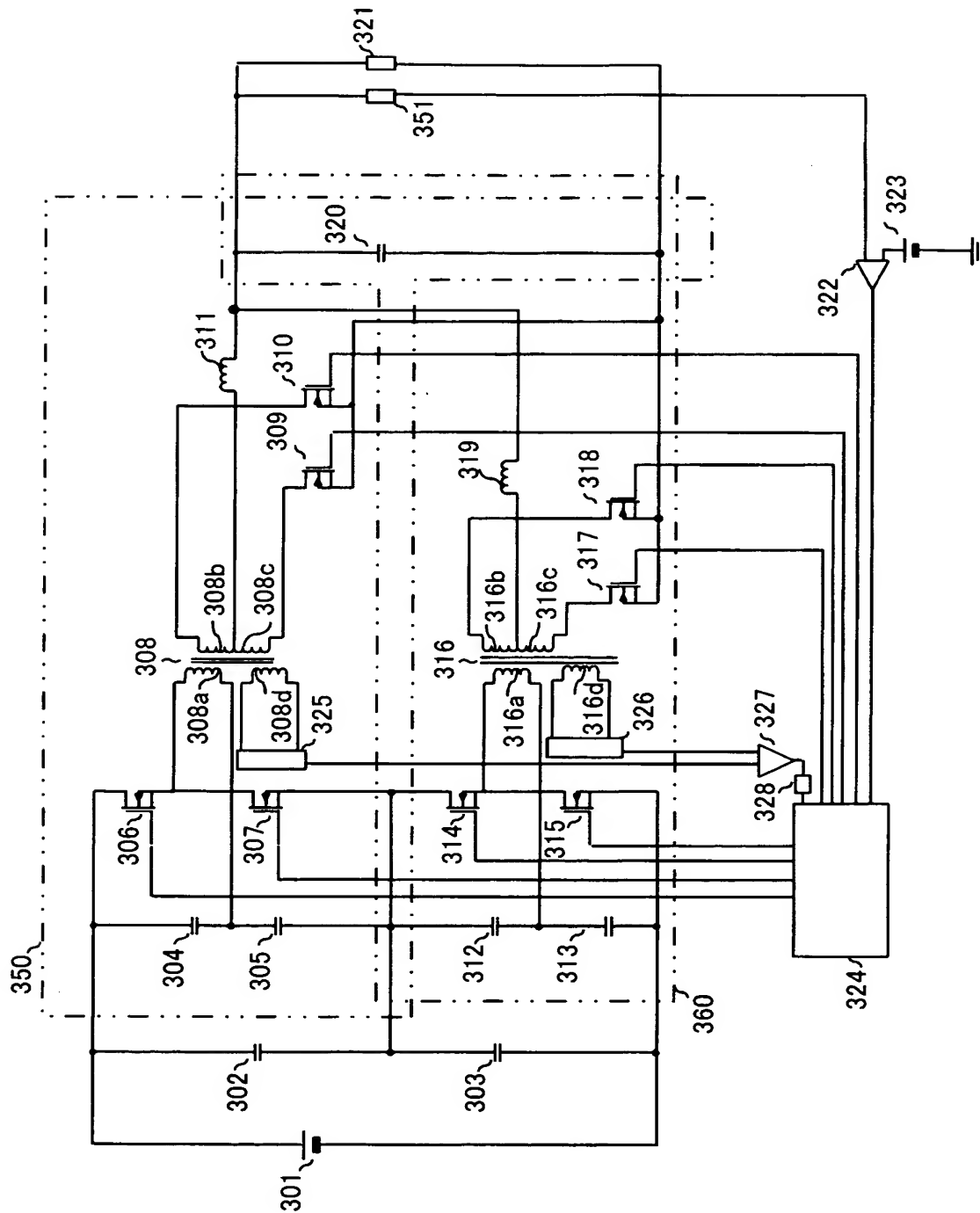
【符号の説明】

- 3 0 1 入力直流電源
- 3 0 2 コンデンサ
- 3 0 3 コンデンサ
- 3 0 4 コンデンサ
- 3 0 5 コンデンサ
- 3 0 6 第 1 のスイッチング素子
- 3 0 7 第 2 のスイッチング素子
- 3 0 8 第 1 のトランス
- 3 0 8 a 1 次巻線
- 3 0 8 b 第 1 の 2 次巻線
- 3 0 8 c 第 2 の 2 次巻線
- 3 0 8 d 補助巻線
- 3 0 9 第 5 のスイッチング素子
- 3 1 0 第 6 のスイッチング素子
- 3 1 1 出力チョーク
- 3 1 2 コンデンサ
- 3 1 3 コンデンサ
- 3 1 4 第 3 のスイッチング素子
- 3 1 5 第 4 のスイッチング素子
- 3 1 6 第 2 のトランス

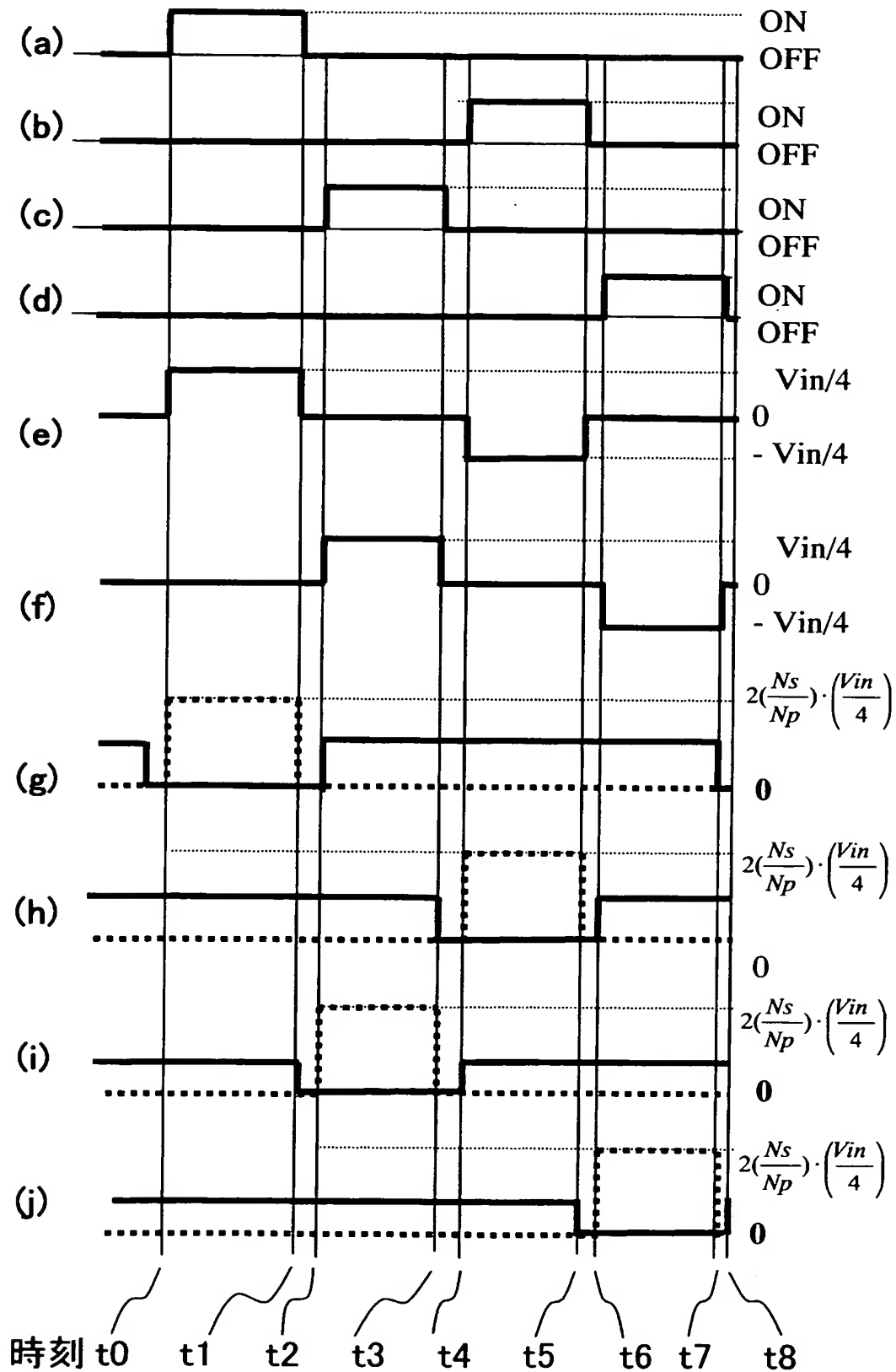
- 3 1 6 a 1 次巻線
- 3 1 6 b 第 1 の 2 次巻線
- 3 1 6 c 第 2 の 2 次巻線
- 3 1 6 d 補助巻線
- 3 1 7 第 7 のスイッチング素子
- 3 1 8 第 8 のスイッチング素子
- 3 1 9 出力チョーク
- 3 2 0 平滑コンデンサ
- 3 2 1 負荷
- 3 2 2 誤差増幅器
- 3 2 3 基準電源
- 3 2 4 制御回路
- 3 2 5 第 1 の電圧検出回路
- 3 2 6 第 2 の電圧検出回路
- 3 2 7 電圧偏差検出回路
- 3 2 8 電圧信号補正回路

【書類名】 図面

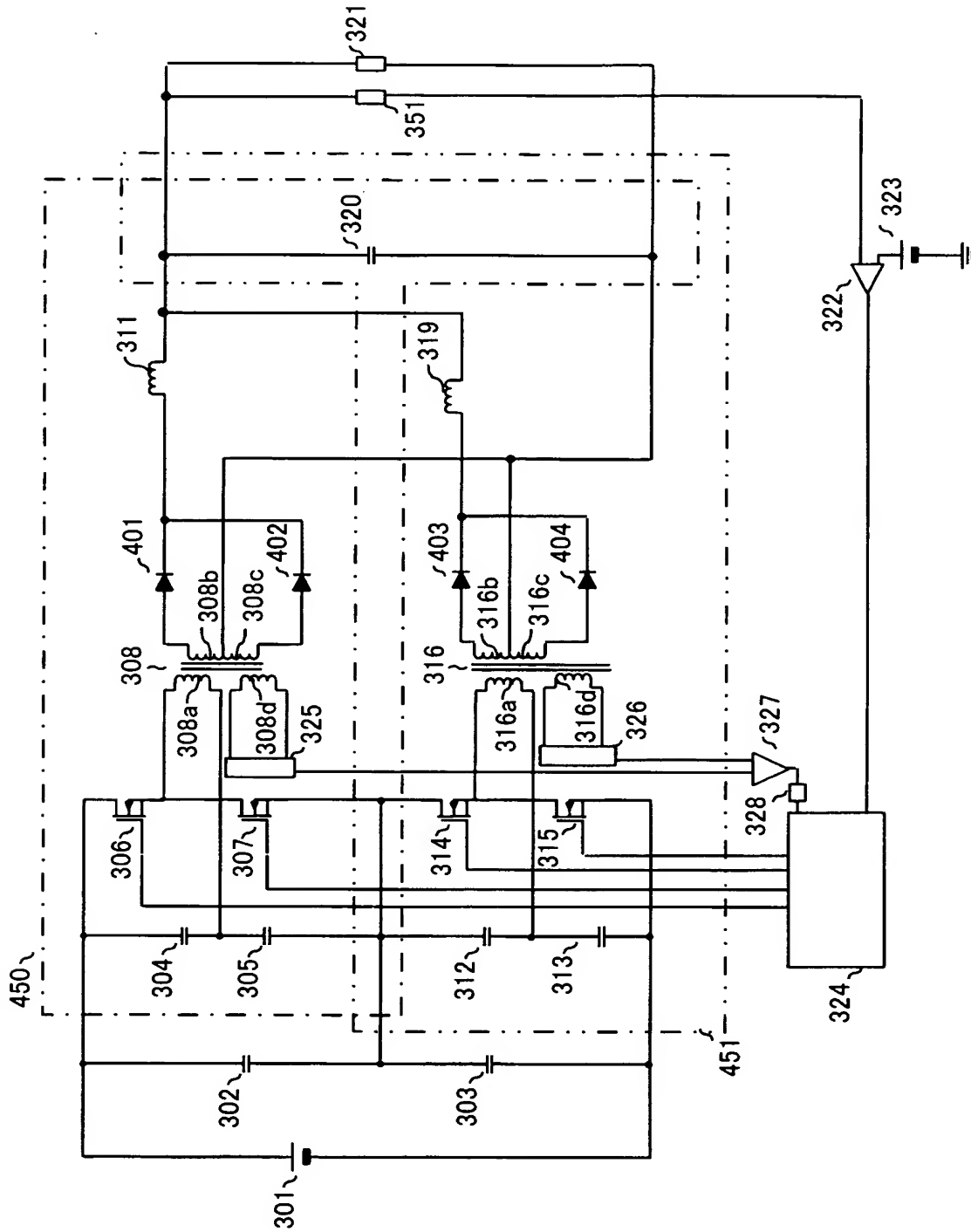
【図1】



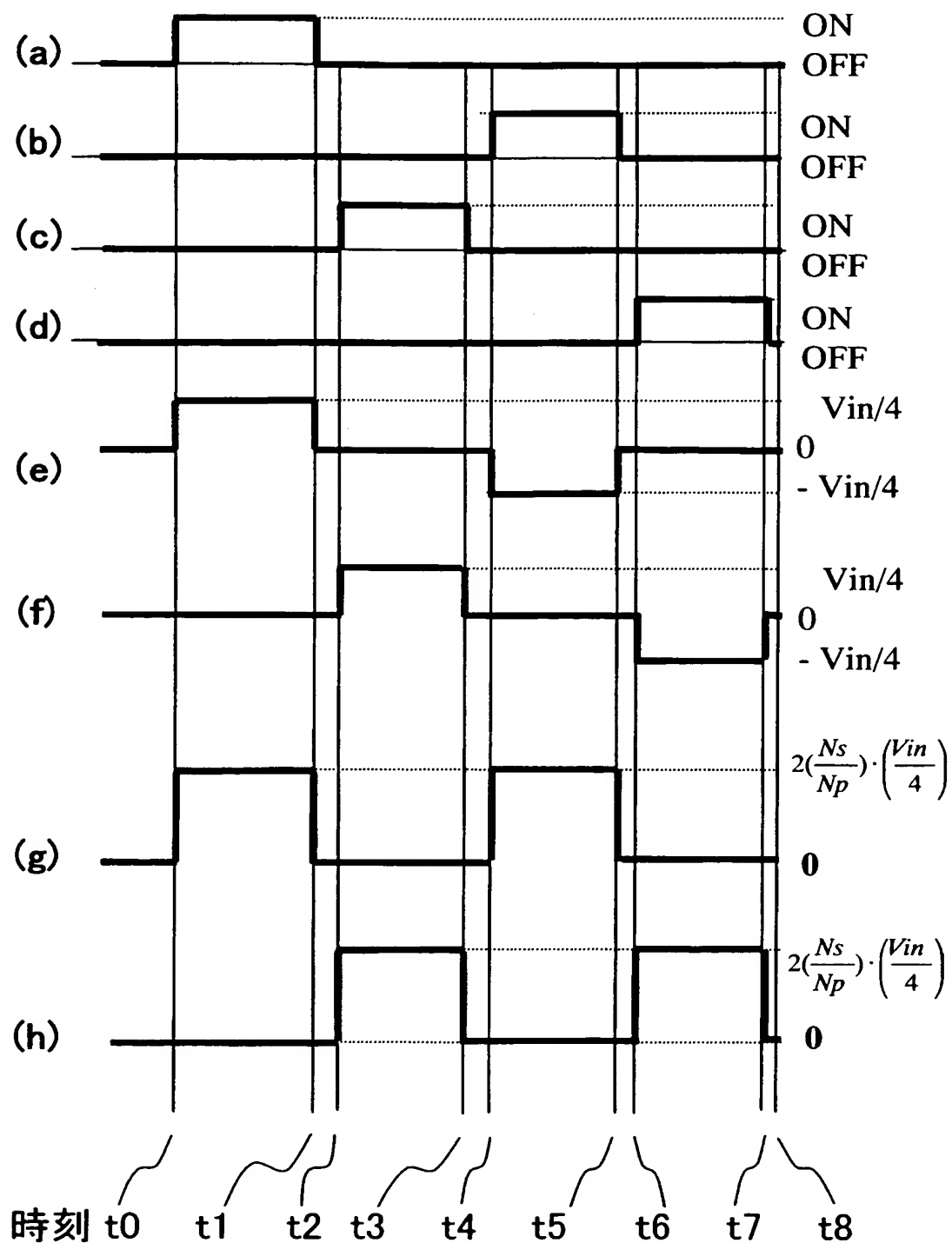
【図2】



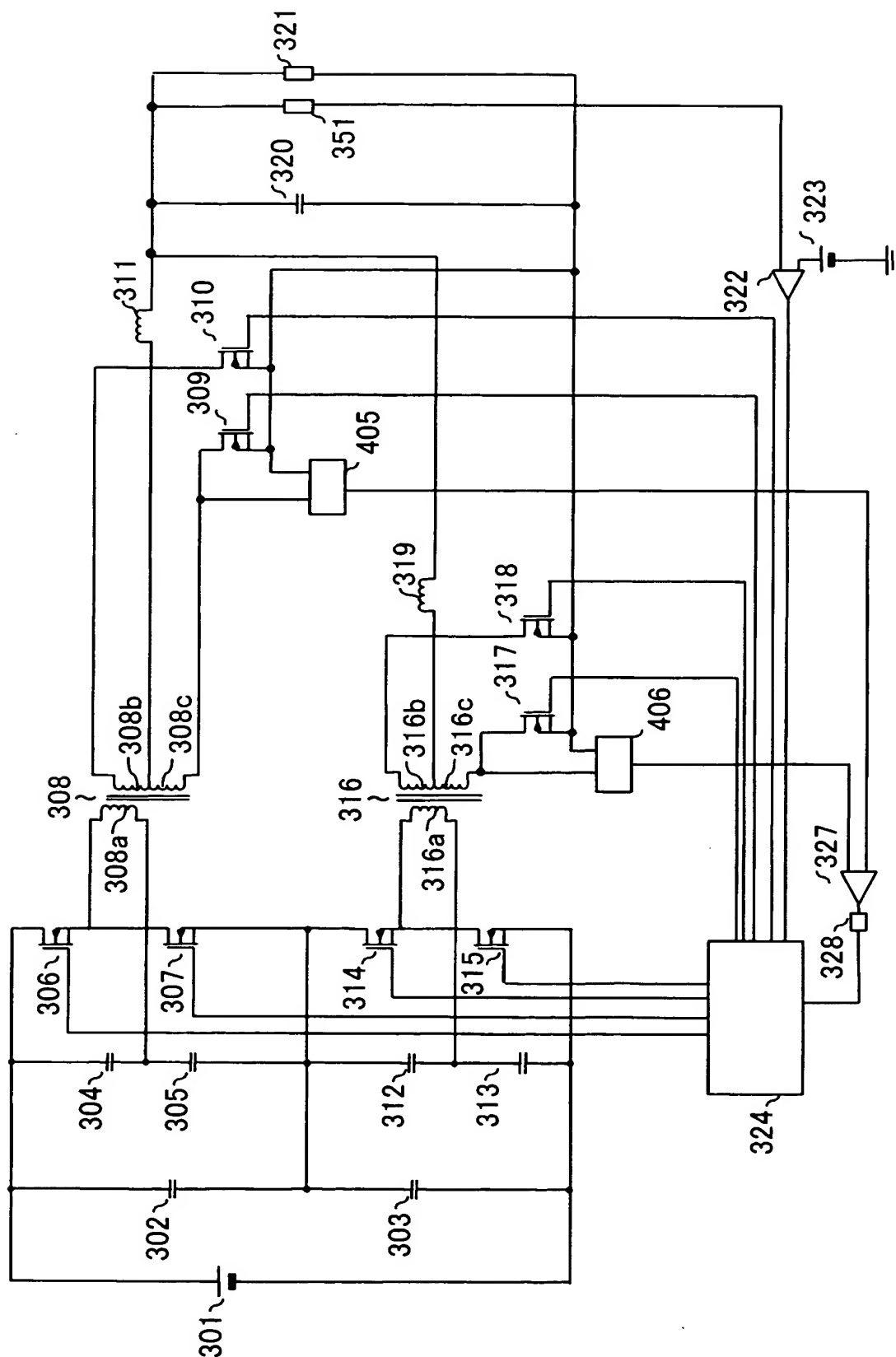
【図3】



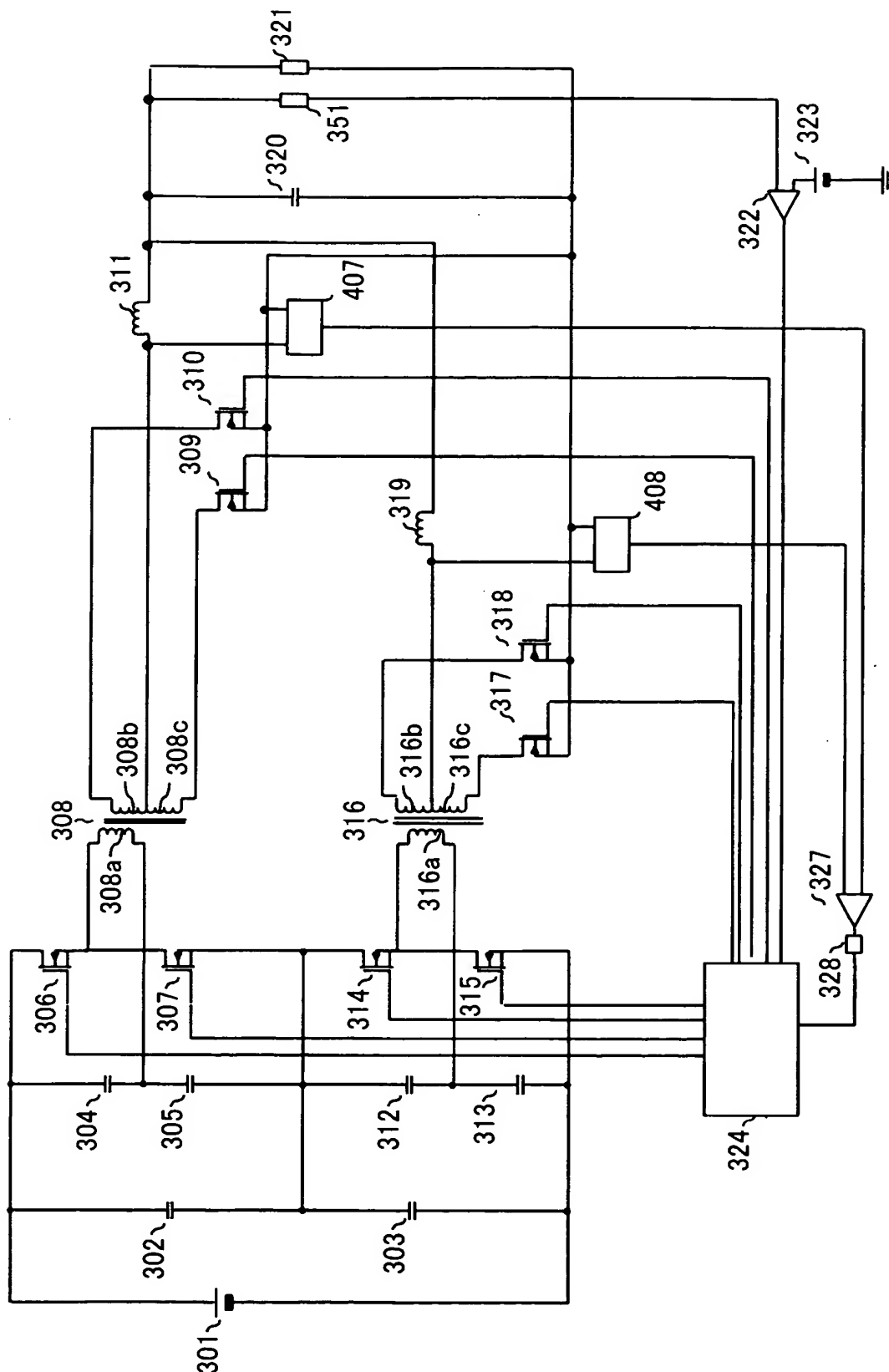
【図4】



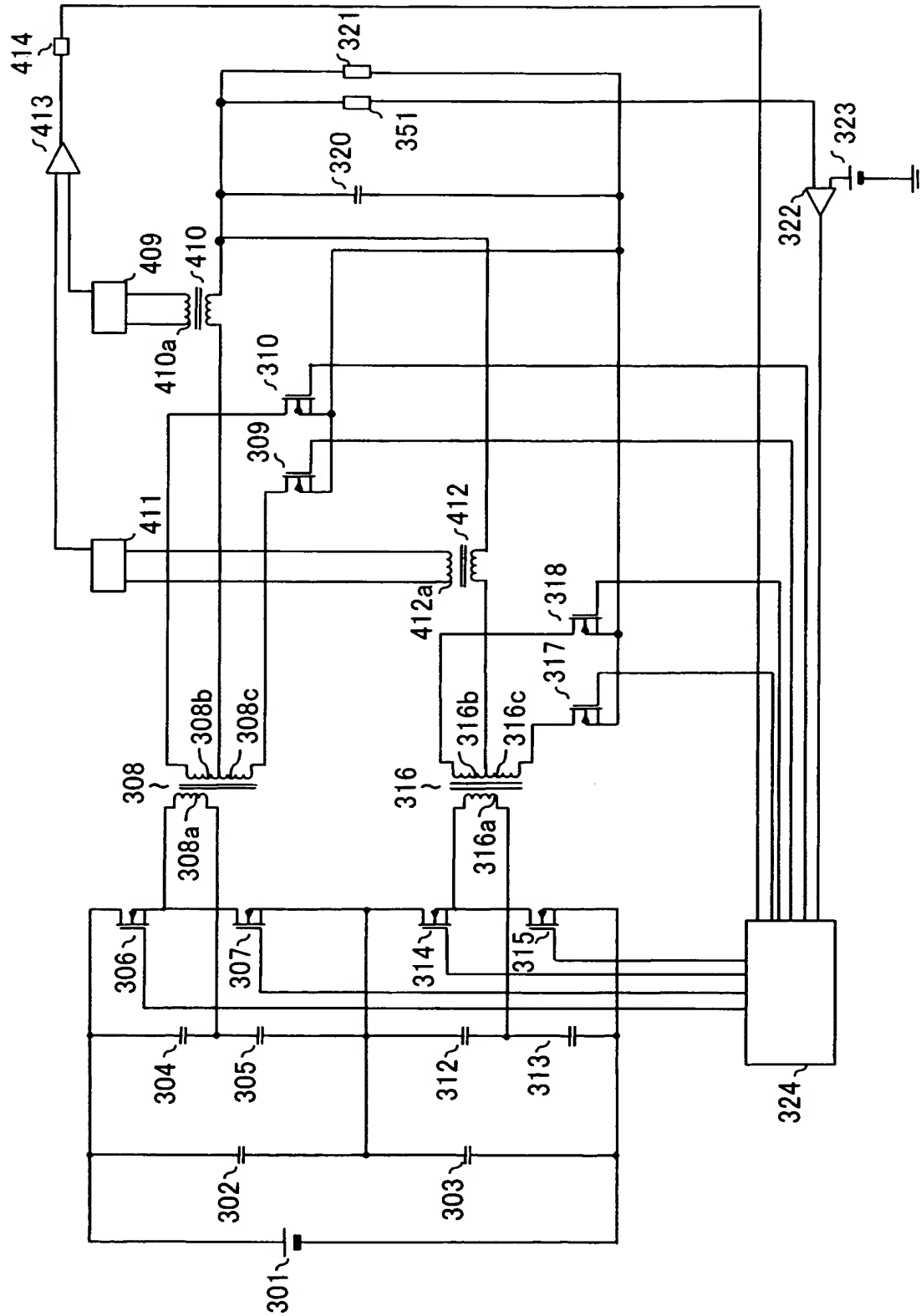
【図5】



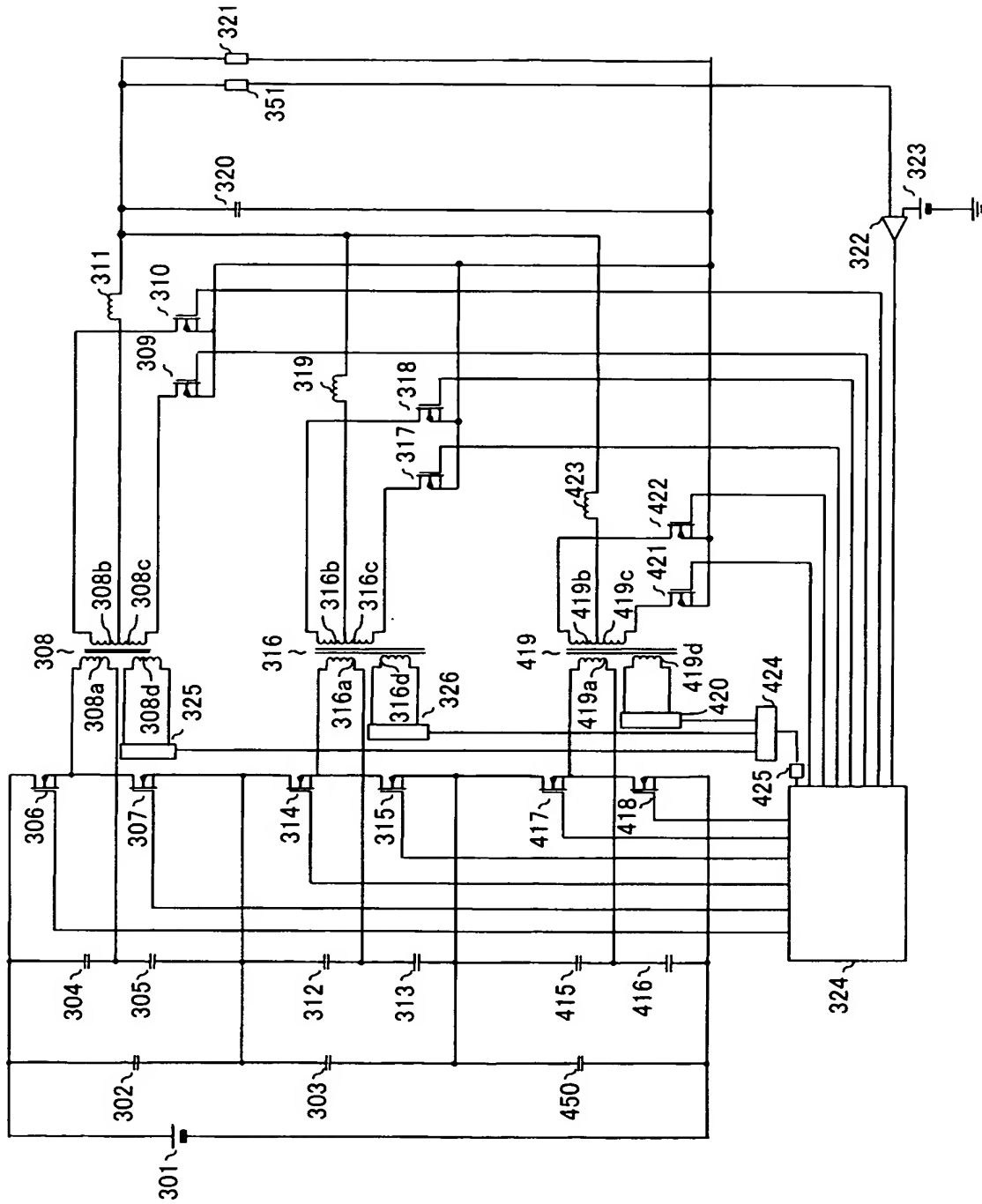
【図6】



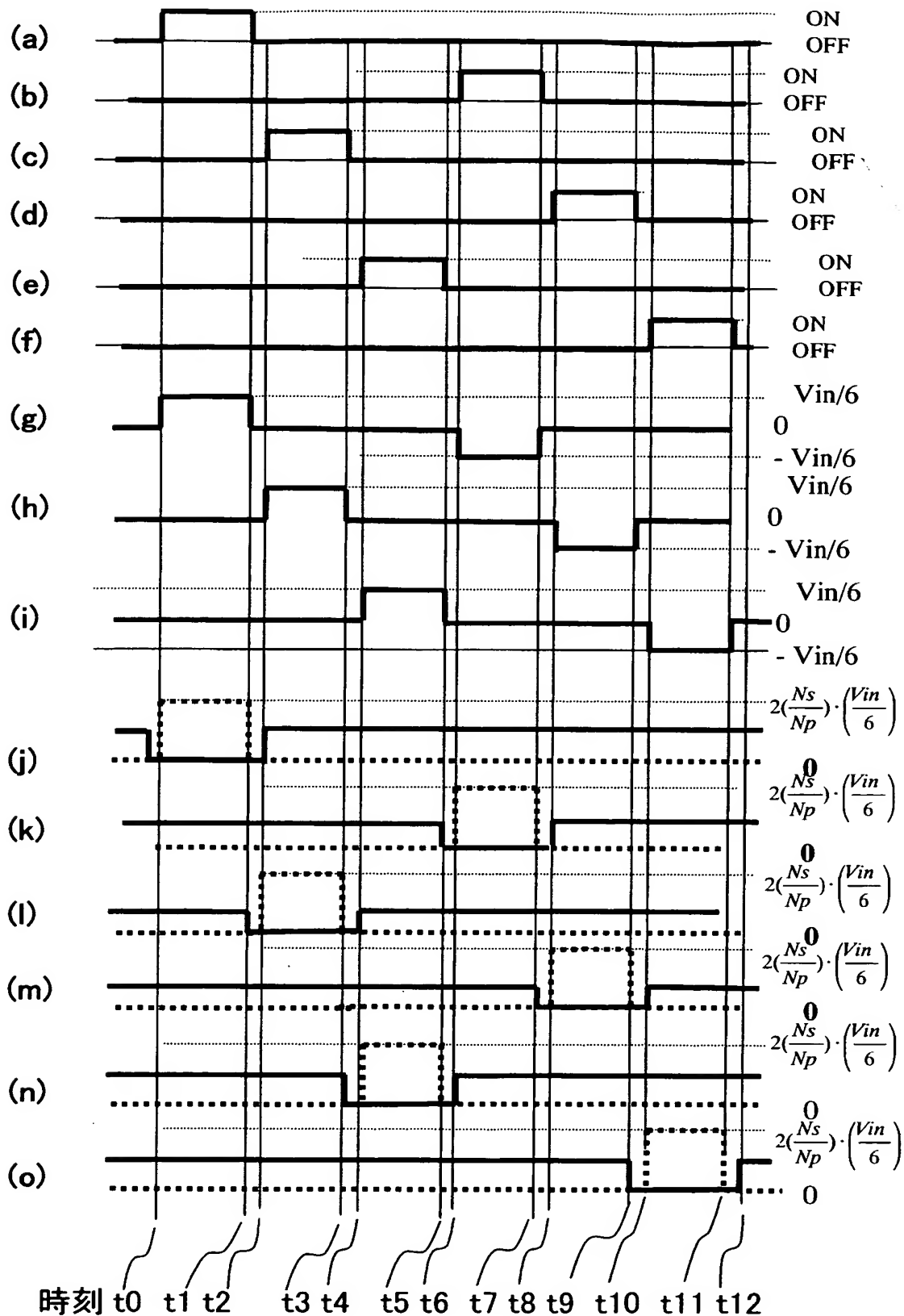
【図7】



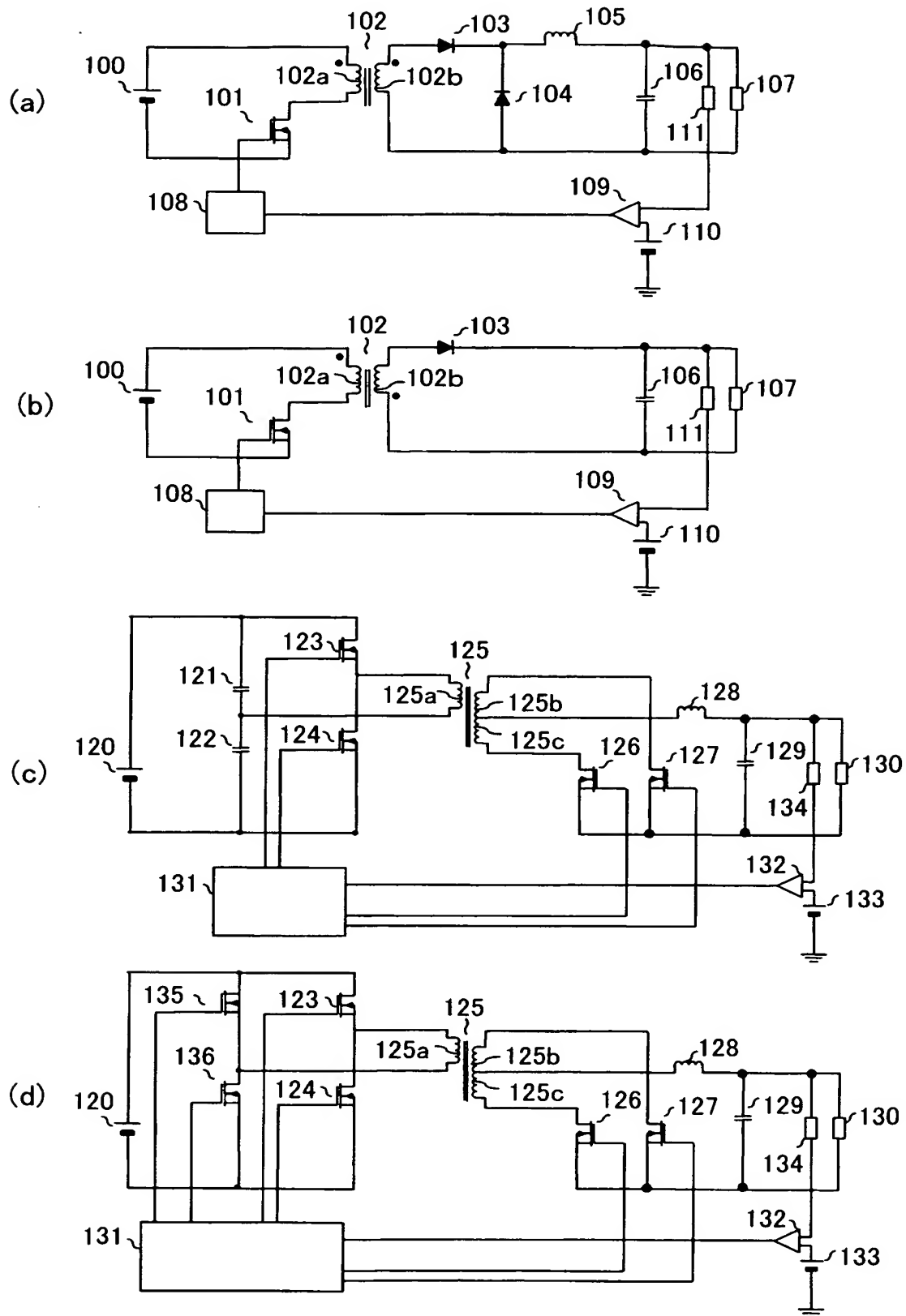
【図8】



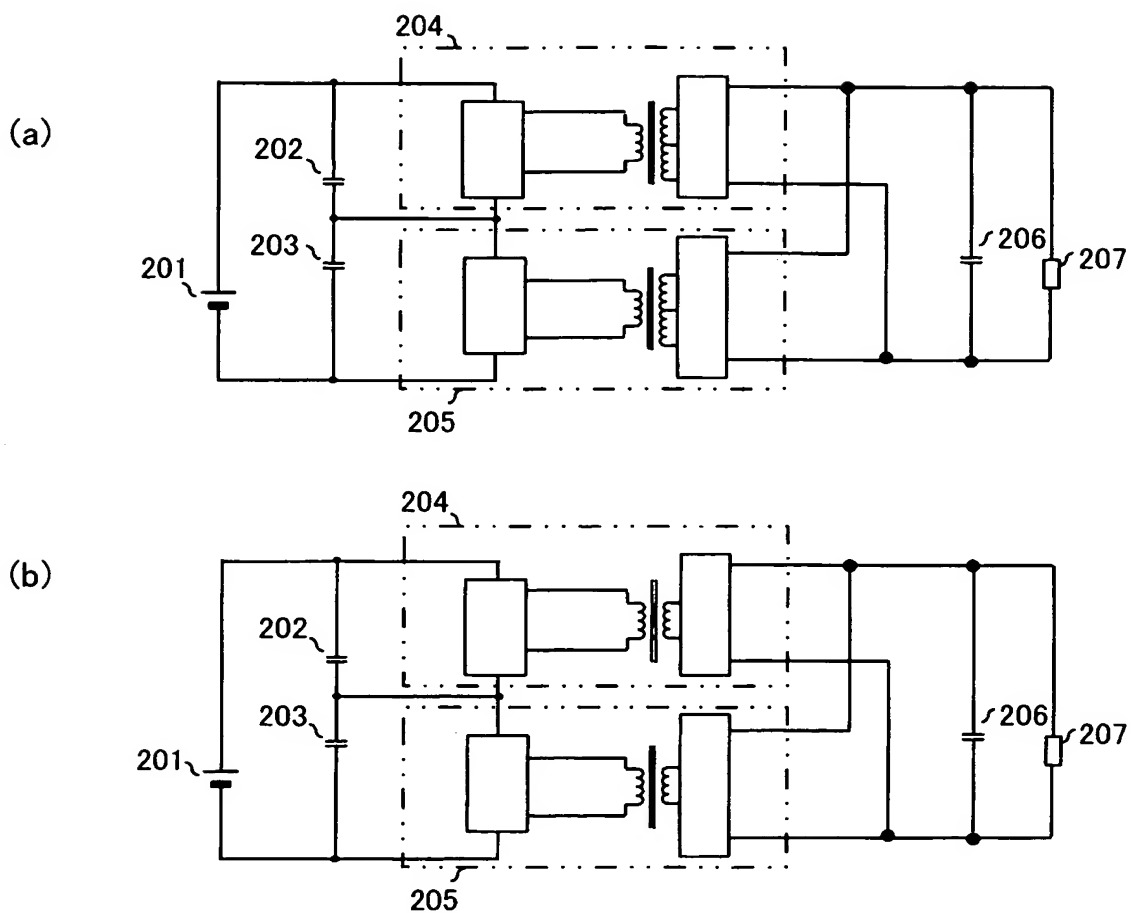
【図9】



【図10】



【図11】



【書類名】 要約書

【要約】

【課題】 本発明は、複数のDC-DCコンバータの入力側を直列に接続して、各々のDC-DCコンバータの入力電圧を均等にし、安価でかつ電力ロスの少ない回路部品によって負荷分担を均等化することを目的とする。

【解決手段】 本発明のスイッチング電源装置は、出力電圧誤差検出手段がDC-DCコンバータの出力電圧を検出して誤差信号を形成し、入力電圧偏差検出手段が各DC-DCコンバータにおける入力電圧に対応する電圧を検出して偏差信号を形成し、制御手段が出力電圧誤差検出手段の誤差信号と入力電圧偏差検出手段の偏差信号とが入力され、DC-DCコンバータの駆動制御を行うよう構成されている。

【選択面】 図1

特願 2 0 0 3 - 0 3 0 0 7 5

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 8 2 1]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社